

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001年3月22日 (22.03.2001)

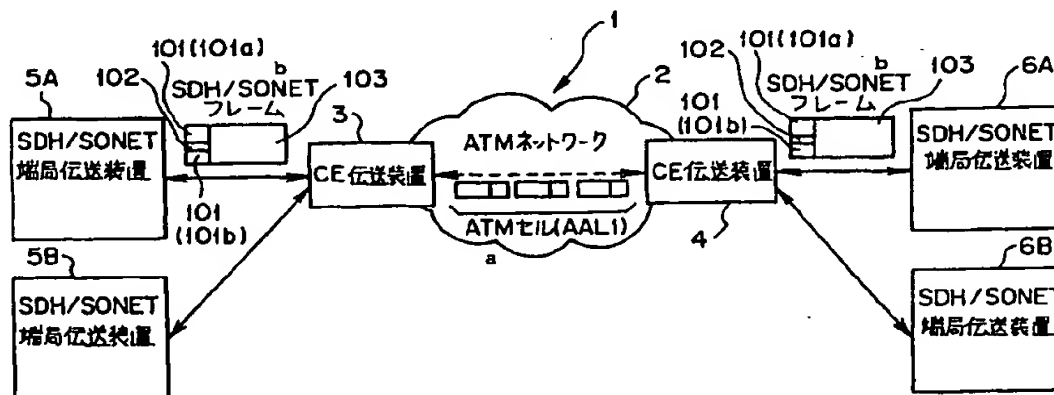
PCT

(10) 国際公開番号  
WO 01/20852 A1

- (51) 国際特許分類<sup>6</sup>: H04L 12/28, H04J 3/00 直樹 (AIHARA, Naoki) [JP/JP]. 鴨井 條益 (KAMOI, Jyoei) [JP/JP]; 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP).
- (21) 国際出願番号: PCT/JP99/05017
- (22) 国際出願日: 1999年9月14日 (14.09.1999) (74) 代理人: 真田 有 (SANADA, Tamotsu); 〒180-0004 東京都武蔵野市吉祥寺本町1丁目10番31号 吉祥寺広瀬ビル5階 Tokyo (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語 (81) 指定国 (国内): CN, JP, US.
- (71) 出願人 (米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP). (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 安江一仁 (YASUE, Kazuhito) [JP/JP]. 中山 幹夫 (NAKAYAMA, Mikio) [JP/JP]. 内田 佳宏 (UCHIDA, Yoshihiro) [JP/JP]. 相原
- 添付公開書類:  
— 国際調査報告書
- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: ARTIFICIAL LINE EXCHANGING SYSTEM AND ARTIFICIAL LINE EXCHANGING METHOD, AND SENDER- AND RECEIVER-SIDE TRANSMITTERS FOR ARTIFICIAL LINE EXCHANGING SYSTEM

(54) 発明の名称: 疑似回線交換システム及び疑似回線交換方法並びに疑似回線交換システム用の送信側伝送装置及び受信側伝送装置



- 2 ... ATM NETWORK  
3 ... CE TRANSMISSION DEVICE  
4 ... CE TRANSMISSION DEVICE  
a ... ATM CELL (AAL1)  
b ... SDH/SONET FRAME
- 5A ... SDH/SONET TERMINAL STATION TRANSMISSION DEVICE  
5B ... SDH/SONET TERMINAL STATION TRANSMISSION DEVICE  
6A ... SDH/SONET TERMINAL STATION TRANSMISSION DEVICE  
6B ... SDH/SONET TERMINAL STATION TRANSMISSION DEVICE

(57) Abstract: An SOH (101) of an SDH (SONET) transmission frame is terminated/added on the sender- and receiver-side transmitters and the information in the other regions (102, 103) including the administration pointer (102) is divided into ATM cells evenly at the sending-side transmitter (3 or 4) and the ATM cells are reconstructed into an ATM network (2). The ATM cells are reconstructed to the original state at the receiver-side transmitter (4 or 3), thereby to maintain, operate

[続葉有]



---

and administrate the lines (sections) independently before and after the ATM network and to realize the processing (ATM-cellulation/reconstruction) independently of the difference between the administration pointer (102) and the payload (103) and the number of path signals (104) multiplexed in the payload (103).

(57) 要約:

SDH (SONET) 伝送フレームのSOH (101) は、送信側/受信側の伝送装置 (3, 4) において終端/付加し、それ以外の管理ポインタ (102) を含む残り領域 (102, 103) の情報は、送信側の伝送装置 (3 又は 4) において、一律にATMセル化してATM網 (2) へ送出したのち、受信側の伝送装置 (4 又は 3) において、元の状態に復元することで、ATM網 (2) を透過する前後の回線 (セクション) を独立して保守運用管理するとともに、管理ポインタ (102) とペイロード (103) との違いやペイロード (103) 内に多重されているパス信号 (104) の数に依存しない処理 (ATMセル化/復元処理) を実現する。

## 明 細 書

疑似回線交換システム及び疑似回線交換方法並びに  
疑似回線交換システム用の送信側伝送装置及び受信側伝送装置

5

## 技術分野

本発明は、「サーキットエミュレーション(Circuit Emulation)」と呼ばれる疑似回線交換技術に関し、特に、SDH(Synchronous Digital Hierarchy)やSONET(Synchronous Optical Network)等の新同期網で扱われる伝送フレームをATM(Asynchronous Transfer Mode)網等の新同期網以外の通信網を介して疑似回線交換するのに用いて好適な、疑似回線交換システム及び疑似回線交換方法並びに疑似回線交換システム用の送信側伝送装置及び受信側伝送装置に関する。

## 背景技術

15      まず、ここでは、本発明と関連の深い背景技術として、(A)SDH/SONET, (B)ATMアダプテーションレイヤ, (C)サーキットエミュレーションのそれぞれについて説明する。

## (A)SDH/SONETの説明

SDHとは、ITU-T(International Telecommunication Union-Telecommunication standardization sector)において標準化された伝送インタフェースであり、SONETとは、主に、米国内で用いられている伝送インタフェースである。

25      まず、図14に、SDHの基本伝送フレームである約155MbpsのビットレートをもつSTM-1(Synchronous Transport Module level 1)フレームのフレーム構造を示す。この図14に示すように、STM-1フレームは、27.0バイト×9行(ビット)のフレーム構造を有しており、大きく分けて、SOH(セクションオーバーヘッド)101, AU(Administrative Unit)ポインタ(管理ポインタ)102及びペイロード103の各領域から成っている。

そして、SOH101には、AUポインタ102の上段に位置する、中継区間

(リジェネレータセクション)用のセクションオーバーヘッド(RSOH:Regenerator SOH) 101aと、AUポインタ102の下段に位置する、多重化区間(多重化セクション)用の多重化セクションオーバーヘッド(MSOH:Multiplex SOH) 101bとがある。

- 5      ここで、RSOH 101aには、フレーム同期確立用のA1, A2バイト(固定値)や中継セクションでの符号誤り監視用のB1バイト, オーダワイヤ用のE1バイト, ユーザチャネル用のF1バイト, データ通信チャネル[DCC(Data Communication Channel): 192 kbps データリンク]用のD1~D3バイト等が、MSOH 101bには、多重化セクションでの符号誤り監視用のB2バイト
- 10     トやAPS(Automatic Protection Switching)バイトと呼ばれる障害発生時のシステム切り替えと警報状態表示のためのK1, K2バイト, データ通信チャネル(DCC: 576 kbps データリンク)用のD4~D12バイト等がそれぞれ保守運用管理情報として搭載されるようになっている。

- 15     そして、SDHでは、端局伝送装置や中継伝送装置(リジェネレータ)において、このSOH 101の付け替え(終端/生成)を行ないながら、情報(フレーム)の伝送を行なうことで、中継セクション, 多重化セクションの保守運用管理をそれぞれ独立に行なって、各セクションでの伝送の高信頼性を確保している。
- 20     なお、通常、上記のリジェネレータではRSOH 101aのみの付け替えが行なわれ、端局伝送装置ではRSOH 101a, MSOH 101bの双方の付け替えが行なわれる。

- 25     一方、STM-1フレームのペイロード103には、パス信号として、図14に示すように、85バイト×9行のフレーム構造を有するVC(Virtual Container)-3フレーム104が3個、もしくは、図15に示すように、261バイト×9行のフレーム構造を有するVC-4フレーム105が1個、バイト多重されるようになっている。

なお、各VC-3フレーム104は、STM-1フレームの構造と同様に、それぞれ、1バイト×9行のPOH(パスオーバーヘッド) 104aと84バイト×9行のペイロード(VC-3ペイロード) 104bとを有して構成されており、VC-4フレーム105も、同様に、1バイト×9行のPOH 105aと260

バイト×9行のペイロード（VC-4ペイロード）105bとを有して構成されている。

ところで、各VCフレーム104（105）とSTM-1フレームの位相は必ずしも同期していないため、VCフレーム104（105）がSTM-1フレームのどの位置に多重されるかは分からない（多重されときのフレームのタイミングに依存する）。そのため、SDHでは、各VCフレーム104（105）を  
5 多重した位置〔POH104a（105a）の先頭（J1バイト）〕をAUポインタ102（具体的には、H1，H2バイト）によって示す。

これにより、受信側では、このAUポインタ102の情報を基に、STM-1  
10 フレームのペイロード103に多重されているVCフレーム（パス信号）104（105）を分離することができる。なお、このような構造を有するSTM-1フレームは、1秒間に8000個転送される。従って、転送速度は270バイト×8ビット×9×8000≒155Mbpsとなる。

そして、SDHでは、このSTM-1フレームをN個分（N=4，16，64  
15 ，・・・）バイト多重することで、STM-Nフレームが構成される。一方、SONETでは、約51MbpsのSTS-1（Synchronous Transport Signal level 1）フレームが基本伝送フレームであり、このSTS-1を3個分バイト多重したSTS-3フレームが上述したSTM-1フレームと同等のフレーム構造を有し、このSTS-3フレームを同様にN個分バイト多重することで、STM-  
20 Nと同等のフレーム構造を有するSTS-M（M=3×N）フレームが構成される。つまり、SDHのSTM-NフレームとSONETのSTS-Mフレームとは、基本伝送フレームの多重数が異なるだけで、その基本構造は同等である〔即ち、SONETはSDHに準拠している（包含されている）〕。

なお、SONETにおいて、上記のRSOH101aは単にSOHと呼ばれ、  
25 MSOH101bはラインオーバーヘッド（LOH:Line OverHead）と呼ばれる。また、上記のSTS-Mは電気信号での呼称であり、光信号の場合はOC（Optical Carrier）-Mと呼ばれる。ただし、いずれの場合もそのフレーム構造は同じであるため、以下では、SDH/SONETに関係無く、STM-N/STS-Mの光信号をOC-Mという場合もある。

(B) ATMアダプテーションレイヤの説明

ATM上でのサービスは、メディアの特性により4種類(サービスクラスA～D)に分類されており、それぞれ、実時間性や誤り制御などの通信に対する要求条件が異なる。しかし、ATM網(ネットワーク)内では、それらを意識することなくATMセルと呼ばれる固定長の情報ブロックを単位として一律に取り扱う。  
5 この差分を吸収するために用いるのがATMアダプテーションレイヤ(AAL: ATM Adaptation Layer)と呼ばれる機能である。

このAALは、上記の4種類のサービスクラスのそれぞれに対応して用意されている。このうち、サービスクラスA(固定速度の音声・映像サービス)を扱う  
10 ために用いるのがAALタイプ1(以下、単に「AAL1」という)である。このAAL1で用いるセル構造(フォーマット)を図16に示す。この図16に示すように、AAL1のATMセル(以下、単に「セル」ともいう)は、5バイトのATMセルヘッダ111と48バイトのATMセルペイロード112とから成っている。

15 また、ATMセルペイロード112の1バイト目は、SAR-PDU(Segmentation And Reassembly sublayer-Protocol Data Unit)ヘッダ113と呼ばれる領域で、この領域には、0～7で巡回するシーケンス番号(SN:Sequence Number)が書き込まれるようになっており、このSNを基にセルの損失や誤挿入に対処できるようになっている。これ以降の47バイトは、SAR-PDU ペイロード114と呼ば  
20 れる領域で、この領域に転送すべき音声や映像等のユーザデータが格納される。

ただし、上記SN=0～7をもつ連続する8個のセルのうち、SNが偶数(0, 2, 4, 6)のセルの中の1個(任意)については、SAR-PDU ペイロード114の1バイト目をポインタフィールド115として用いることができる。このポ  
25 インタフィールド115は、SAR-PDU ペイロード114に含まれるデータに区切り(境界)が存在する場合(このように境界の存在するデータを「有界構造(構造化)データ」という)にその境界を示すためのもので、ここに或るオフセット値〔SDT(Structured Data Transfer)ポインタ値〕を書き込むことで、自身のSAR-PDU ペイロード114と続くセルのSAR-PDU ペイロード114の中からバイト単位で1箇所を指し示すことができる。

例えば図 1 7 に示すように、S N = 3 のセルの SAR-PDU ペイロード 1 1 4 内にデータの境界 1 1 6 が存在する場合には、S N = 2 のセルのポインタフィールド 1 1 5 に、そのポインタフィールド 1 1 5 から境界 1 1 6 までのバイト数を上記のオフセット値として書き込むことで、境界 1 1 6 の位置を表示することができる。

ただし、通常、上記のポインタフィールド 1 1 5 (1 バイト) のうち下位 7 ビットが S D T ポインタ値として使用され、残りの最上位ビット (M S B) はパリティチェック等のエラーチェックビットとして使用される。

#### (C) サーキットエミュレーションの説明

10     サーキットエミュレーションとは、A T M 網において、例えば、上述した A A L 1 を利用して回線交換を疑似的行なう (エミュレートする) 機能である。

例えば図 1 8 に模式的に示すように、入力データを、A T M 網 1 2 0 の入口に設置した入力 A A L 1 - C L A D (Cell Assembly/Deassembly) 装置 1 2 1 でセル化し、A T M 網 1 2 0 内を A A L 1 のセルの形でスイッチングした後に、A T M 網 1 2 0 の出口に設置した出力 A A L 1 - C L A D 装置 1 2 2 において、再度、セルを元の入力データ形式に変換して出力する。このとき、入力データと出力データとの速度を合わせるにより、A T M 網 1 2 0 内部で回線交換が行なわれているようにみせることができる。

ところで、近年、このサーキットエミュレーション技術を S D H (S O N E T ) の伝送フレームに適用して、S D H (S O N E T ) の伝送フレームも A T M 網 1 2 0 を介して転送することが要望されてきている。これは、A T M 技術の発展・普及に伴って、あらゆるメディアで流通するデータを A T M という 1 つの手法を利用して転送することで、メディアの統合を図ることが可能になるためである。

25     そこで、このような S D H (S O N E T ) のサーキットエミュレーションを実現する最も単純な方式としては、例えば、入力 S D H (S O N E T ) 伝送フレーム全てを A A L 1 の A T M セルにセル化する方式が考えられる。この方式では、S D H (S O N E T ) のフレームそのものが入力されていることを確認する必要があるものの、入力フレームに関しては一切の終端処理を行なうことなく、一律

にATMセルに変換するので、処理が簡単であり、実装が容易であるという点で有利である。

しかしながら、フレーム全てをATMセル化するためにコネクションの使用帯域が大きく、また、フレーム(SOH101)の終端処理を行わないためにATM網120内を透過する前後の回線(セクション)の保守運用管理を独立して行なうことができない。

そこで、ATM網120内を透過する前後の回線を独立して保守運用管理することのできるサーキットエミュレーションを実現する方式が求められている。その一方式として、例えば、特開平4-138744号の公報により提案されている方式(以下、公知技術という)がある。

この公知技術では、送信側において、入力SDH(SONET)フレームのSOH101を終端したのち、AUポインタ102の情報(H1, H2バイト)を基にペイロード103に多重されているパス信号(VCフレーム)104(105)の位置を特定し、そのパス信号104(105)(POH106およびペイロード107)をATMセル化してATM網120へ送出する。このとき、VCフレーム104(105)の先頭と末尾に当たるATMセルにはそれを特定するための情報(シーケンス番号)がそれぞれ付与される。

一方、受信側では、上記のシーケンス番号を基に、セル化されたVCフレーム104(105)の先頭及び末尾に当たる各セルを検出することによって、これらの各セルとその間に受信されたセルとを基にVCフレーム104(105)を復元したのち、SOH101を生成・付加してSDH(SONET)フレームを生成(再現)する。

このように、公知技術では、SOH101の終端/生成を行なうので、ATM網120を透過する前後の回線(セクション)を独立して保守運用管理することが可能であり、また、SOH101やAUポインタ102は転送(セル化)の対象としないため、コネクションの使用帯域も小さくなる。

しかしながら、SDH(SONET)の伝送フレームのペイロード103に多重されるVCフレーム(パス信号)104(105)の数は前述したとおり1通りには決まっていなかったため、上記の公知技術では、多重パス数の違いに応じてそ



れぞれのVCフレーム104（105）のセル化をサポートしなければならない  
なる。

即ち、STM-1フレームに、VC-3フレーム104が3パス分だけ多重さ  
れている場合（図14参照）と、VC-4フレーム105が1パス分だけ多重さ  
5 れている場合（図15参照）とでは、セル化対象のVCフレームのサイズや数が  
異なるため、これを考慮したセル化を行なわなければならない、また、受信側にお  
いても、同じことを考慮してVCフレーム104、105単位の復元を行なわな  
ければならなくなる。

このため、STM-4/16/64（STS-12/48/192）といった  
10 、さらに高速のビットレートをもつ上位フレームを入力とする場合には、そのフ  
レームに多重されうるパス数はさらに多くなるので、このような多重パス数に依  
存するような公知技術では、非常に不利である。

本発明は、このような課題に鑑み創案されたもので、疑似回線交換前後の回線  
を独立して保守運用管理することができるとともに、SDH（SONET）伝送  
15 フレームに多重されているパス数に依存しない、疑似回線交換システム及び疑似  
回線交換方法並びに疑似回線交換システム用の送信側伝送装置及び受信側伝送装  
置を提供することを目的とする。

#### 発明の開示

20 上記の目的を達成するために、本発明の疑似回線交換システムは、ATM網の  
入側に設けられ、セクションオーバーヘッド（以下、SOHと表記する）と管理ポ  
インタとペイロードとを有して成るSDH伝送方式に準拠した伝送フレームを入  
力とする送信側伝送装置と、上記のATM網の出側に設けられ、上記のSDH伝  
送方式に準拠した伝送フレームを出力とする受信側伝送装置とをそなえて構成さ  
25 れ、さらに、これらの送信側伝送装置および受信側伝送装置が、それぞれ、次の  
各部をそなえていることを特徴としている。

##### （1）送信側伝送装置

①入力伝送フレームのSOHを終端するSOH終端部

②SOH以外の管理ポインタを含む残り領域の情報をATMによる疑似回線交

換対象情報としてA T Mセルに変換してA T M網へ送出するA T Mセル化部

(2) 受信側伝送装置

①上記のA T M網からA T Mセルを受信して上記の疑似回線交換対象情報を抽出するA T Mセル受信部

- 5      ②このA T Mセル受信部で抽出された疑似回線交換対象情報から上記の管理ポイントとペイロードとを復元するとともに、新たなS O Hを付加して出力伝送フレームを生成する伝送フレーム生成部

上述のごとく構成された本発明の疑似回線交換システムでは、まず、送信側伝送装置（以下、単に「送信側」ともいう）において、入力伝送フレームのS O H  
10      は終端（S O H終端ステップ）し、それ以外の管理ポイントを含む残り領域の情報はA T Mセル化してA T M網へ送出する（A T Mセル化ステップ；伝送フレーム変換ステップ）。つまり、管理ポイントもA T Mセル化することで、管理ポイントとペイロードとの違いや管理ポイントの情報に基づいて識別されるペイロード内に多重されているパス信号数の違いを意識することなく、S O H以外の領域  
15      を一律にA T Mセル化する。

一方、受信側伝送装置（以下、単に「受信側」ともいう）では、A T M網による疑似回線交換後の受信A T Mセル（A T Mセル受信ステップ）から上記の残り領域の情報を復元するとともに、新たなS O Hを付加することにより、出力伝送フレームを生成（再現）する（伝送フレーム生成（再現）ステップ）。

20      このように、上述した本発明の疑似回線交換システムによれば、S O Hは送信側／受信側において終端／付加し、それ以外の管理ポイントを含む残り領域の情報は、送信側において、一律にA T Mセル化してA T M網へ送出したのち、受信側において、元の状態に復元するので、A T M網を透過する前後の回線（セクション）を独立して保守運用管理することができるとともに、管理ポイントとペイロードとの違いやペイロード内に多重されているパス信号数に依存しない処理（  
25      A T Mセル化／復元処理）を実現できる。

従って、疑似回線交換システム（送信側伝送装置、受信側伝送装置）に必要な機能の簡素化を図って、その小型化、低コスト化、低消費電力化を図ることが可能となる。

なお、上記の送信側伝送装置のA T Mセル化部は、上記の疑似回線交換対象情報のうち入力伝送フレーム内において或る特定位置に位置する情報を示すための特定位置情報をA T Mセルに付与する特定位置情報付与部をそなえていてもよい。この場合、受信側伝送装置において、上記のA T Mセル受信部は、上記のA T Mセルから上記の特定位置情報を抽出する特定位置情報抽出部をそなえ、上記の伝送フレーム生成部は、この特定位置情報抽出部で抽出された該特定位置情報によって示されている情報が送信側での入力伝送フレーム内での位置と同じ位置に位置するよう、上記の残り領域の情報の復元とS O Hの付加とを行なうように構成するのがよい。

10      このようにすれば、受信側では、上記の特定位置情報から、その特定位置情報によって示されているA T Mセル（疑似回線交換対象情報）が送信側の入力伝送フレーム（上記残り領域）のどの位置に位置していたかを容易に特定することができるので、これを基に、上記の残り領域の情報を確実に元の状態に復元することができる。

15      ここで、上記の特定位置情報は、A T Mアダプテーションレイヤタイプ1（A A L 1）のA T Mセルに定義されている構造化データの境界表示用ポインタフィールドに付与すれば、既存のA A L 1のA T Mセルのフォーマットをそのまま利用して、上述した機能を実現することができ、装置への実装が極めて容易になる。

20      そして、上記の特定位置を、ペイロードの先頭位置とすれば、受信側では、特定位置情報により示されているA T Mセル以降のセルから抽出した情報を、順次、出力するだけで、上記の残り領域の情報を復元できるので、残り領域の復元処理がより簡単になり高速化される。

25      なお、上述したような疑似回線交換は、A T M網以外（ただし、S D H伝送網は除く）の通信網を介して実施することも可能である。この場合は、送信側において、S O H以外の管理ポインタを含む残り領域の情報を、その通信網用の信号フォーマットに変換して送出し、受信側において、その残り領域の情報を復元すればよい。

## 図面の簡単な説明

図1は本発明の一実施形態としてのSDH/SONETサーキットエミュレーションシステム（疑似回線交換システム）を示すブロック図である。

図2はSTM-1フレームのフレーム構造を示す図である。

5 図3は図1に示すサーキットエミュレーション伝送装置の要部の構成を示すブロック図である。

図4は図3に示すサーキットエミュレーション伝送装置におけるPHYユニット（SOH処理部）の要部の構成を示すブロック図である。

10 図5は図3に示すサーキットエミュレーション伝送装置におけるセル組立/分解(AAL1-CLAD)部の要部の構成を示すブロック図である。

図6は図5に示すセル組立部の要部の構成を示すブロック図である。

図7は図5に示すセル分解部の要部の構成を示すブロック図である。

図8は本実施形態のSDH/SONETサーキットエミュレーションシステムの動作（送信側のSOH終端処理）を説明するための模式図である。

15 図9は本実施形態のSDH/SONETサーキットエミュレーションシステムの動作（送信側のセル化処理）を説明するための模式図である。

図10は図6に示すセル組立部の動作（SDTポインタ値の生成手順）を説明するためのフローチャートである。

20 図11は本実施形態のSDH/SONETサーキットエミュレーションシステムの動作（受信側のセル分解処理）を説明するための模式図である。

図12は本実施形態のSDH/SONETサーキットエミュレーションシステムの動作（受信側のSOH生成処理）を説明するための模式図である。

図13はSDH/SONETサーキットエミュレーションシステムの他の態様を示すブロック図である。

25 図14はSTM-1フレーム（多重パス数=3）のフレーム構造を示す図である。

図15はSTM-1フレーム（多重パス数=1）のフレーム構造を示す図である。

図16はATMセル（AAL1セル）のフォーマットを示す図である。

図17はAAL1セルのSDTポインタによる構造化データの境界表示を説明するための図である。

図18はATMによるサーキットエミュレーションを説明するための図である。

5

発明を実施するための最良の形態

(A) 一実施形態の説明

図1は本発明の一実施形態としてのSDH/SONETサーキットエミュレーションシステム（疑似回線交換システム）を示すブロック図で、この図1に示す  
10 SDH/SONETサーキットエミュレーションシステム1（以下、単に「CES1」という）は、SDH/SONET端局伝送装置（以下、単に「端局装置」という）5A（5B）、6A（6B）間に介装されており、これらの端局装置5A（5B）、6A（6B）で扱われるSDH/SONETフレームをATMネットワーク（ATM網ともいう）2を介して対向する端局装置6A（6B）、5A  
15 （5B）へ転送すべく、ATM網2の入出力部にそれぞれサーキットエミュレーション（CE）伝送装置3、4が設けられた構成になっている。

なお、以下では、端局装置5Aと5B、端局装置6Aと6Bとを特に区別しない場合は、それぞれ、単に「端局装置5」、「端局装置6」と表記する。また、これらの端局装置5、6は、いずれも、上記のSDH/SONETフレームとして、例えば、図2に示すフレーム構造を有するSTM-1（STS-3/OC-  
20 3）フレーム、即ち、ペイロード103に、VC-3フレーム（パス信号）104が#1～#3の3パス分多重されたフレームを扱うものとする。

ここで、図2において、3パス分（#1～#3）の各POH104aには、図2中に示すように、それぞれ、J1バイト、B3バイト、C2バイト、G1バイト、F2バイト、H4バイト、Z3～Z5バイトが勧告により用意されており、  
25 これらのうち、各VC-3フレーム104の先頭位置であるJ1バイトの位置が、それぞれ、AUポインタ102のH1バイト（#1～#3）、H2バイト（#1～#3）により表示され、これにより、前述したように各VC-3フレーム104を分離できるようになっている。以下に、これらのPOH104aにおける各

バイトの意味を簡単に説明する。

①J 1バイト：パストレースバイトと呼ばれ、固定パターンの信号の繰り返し送信によるパスの導通確認を行なうために使用される。

②B 3バイト：B I P (Bit-Interleaved Parity) - 8 によるパスの符号誤り監視用バイトである。

③C 2バイト：信号ラベルバイトで、VC-3 フレーム 1 0 4 (VC-4 フレーム 1 0 5 (図 1 5 参照) でも同様) がペイロード 1 0 4 b (1 0 5 b) に収容されているか否かを表示するのに使用される。

④G 1バイト：パスの状態表示用バイトで、パスの誤り監視結果をVC-3 フレーム 1 0 4 (VC-4 フレーム 1 0 5 でも同様) の送信側へ返送する機能(FEB: Far End Block Error)と、パスの終端状態を送信側へ返送する対局警報表示機能(FERF: Far End Receive Failure)に用いられる。

⑤F 2バイト：ユーザチャネル用バイトで、ネットワーク運用者が自由に使用できるバイトである。

⑥H 4バイト：VC-3 フレーム 1 0 4 のペイロード 1 0 4 b (あるいは、VC-4 フレーム 1 0 5 のペイロード 1 0 5 b) に対する位置表示用バイトである。

⑦Z 3～Z 5バイト：予備用バイト

なお、上記のSDH/SONETフレームは、周知のように、図2において、第1行の左端に位置するA 1バイト(# 1)から右方向へ、順次、伝送され、ペイロード 1 0 3 の第1行の最終バイトが伝送されると、次に、第2行の左端に位置するB 1バイトから右方向へ、順次、伝送されてゆき、以降、同様にして、最終(第9)行までの伝送が繰り返し行なわれる。

そして、図1に示すCES 1では、概略して、次のような処理が行なわれる。  
即ち、例えば、端局装置 5 (6) からCE伝送装置 3 へSDH/SONETフレーム(以下、単に「フレーム」ともいう)が入力されると、CE伝送装置 3 (4) において、その入力フレームのSOH 1 0 1が終端されたのち、SOH 1 0 1以外のAUポインタ 1 0 2とペイロード 1 0 3とがそれぞれATMセル化されてATM網 2 へ送出される。

一方、CE伝送装置4(3)では、上述のごとくATMセル化されてATM網2に送出されたAUポインタ102とペイロード103を受信・復元したのち、新たなSOH101を付加することで、端局装置6(5)への出力フレームを生成する。これにより、端局装置5, 6間のATM網2を介したSDH/SONETフレームの転送、即ち、ATMによるサーキットエミュレーションが実現される。

ただし、上記の処理において、基本的に、端局装置5A(6A)から送出されたフレームは端局装置6A(5A)へ、端局装置5B(6B)から送出されたフレームは端局装置6B(5B)へそれぞれ転送されるものとする。つまり、CE伝送装置3(4)は、自身が収容している2台の端局装置5A, 5B(6A, 6B)で扱われるフレーム毎に、ATMによるサーキットエミュレーションを実施するようになっている。

このため、本実施形態のCE伝送装置3(4)は、その要部に着目すると、例えば図3に示すように、それぞれ、自身が収容する2台の端局装置5A, 5B(6A, 6B)に対応して2ポート分設けられた、電気/光-光/電気変換部(E/O/O/E)31(41)と物理レイヤ(PHY)ユニット(SOH処理部)32(42)とをそなえるとともに、セル組立/分解処理ユニット33(43)、インタフェース部36(46)、CPU(システムCPU)37(47)、電源ユニット(OBP)38(48)、155MHzの位相ロック型発振器(155M PLO)39(49)をそなえて構成されている。

ここで、上記の電気/光-光/電気変換部(以下、単に光電変換部ともいう)31(41)は、それぞれ、自身が収容する端局装置5(6)から光信号(OC-3フレーム)として入力されるフレームを電気信号(STS-3フレーム)に光/電気変換する一方、PHYユニット32(42)からの電気信号のSTS-3フレームを光信号のOC-3フレームに電気/光変換して端局装置5(6)へ出力するためのものである。

また、PHYユニット(SOH処理部)32(42)は、それぞれ、入力フレームに対する物理レイヤ処理を担うもので、その代表として、例えば、光電変換部31(41)からの入力フレームのSOH101を終端する一方、セル組立/

分解処理ユニット 3 3 (4 3) からの SOH 未付加のフレームに新たな SOH 1 0 1 を生成・付加して自収容の端局装置 5 (6) への SDH/SONET フレームを生成するといった、SOH 処理を行なうものである。

5      このような機能を実現するために、本 PHY ユニット 3 2 (4 2) は、その要部に着目すると、例えば図 4 に示すように、光電変換部 3 1 (4 1) からの入力フレームの SOH 1 0 1 を終端するための SOH 終端部 1 1 と、セル組立/分解処理ユニット 3 3 (4 3) からのフレームに付加すべき新たな SOH 1 0 1 を生成するための SOH 生成部 1 2 とをそなえている。

10      なお、このとき生成される SOH 1 0 1 のための情報は CPU 3 7 (4 7) から設定される。また、上記の SOH 終端部 1 1 は、SOH 1 0 1 の終端を行なうと、ペイロード 1 0 3 の先頭位置 (RSOH 1 0 1 a の 1 行目の直後のバイト) 1 0 3 a を特定位置として、この特定位置 1 0 3 a の出力タイミングでポインタパルスを生成して後述するセル組立/分解部 3 4 (4 4) へ供給するようになっている。

15      さらに、セル組立/分解処理ユニット 3 3 (4 3) は、各 PHY ユニット 3 2 (4 2) からの SOH 終端後の残りのフレーム [残り領域: AU ポインタ 1 0 2 及びペイロード 1 0 3 : 図 2 の網かけ部参照] を、それぞれ、AAL 1 の ATM セル (以下、AAL 1 セルという) にセル化する一方、ATM 網 2 [インタフェース部 3 6 (4 6)] から受信される AAL 1 セルから、対向する CE 伝送装置  
20      4 (3) においてセル化された対向する端局装置 6 (5) からの AU ポインタ 1 0 2 及びペイロード 1 0 3 を自収容の各端局装置 5 A, 5 B (6 A, 6 B) 宛のフレーム毎に元の状態に復元するためのものである。

25      このため、このセル組立/分解処理ユニット 3 3 (4 3) は、図 3 に示すように、2 ポート分のセル組立/分解 (AAL1-CLAD) 部 3 4 (4 4) と多重/分離部 (MUX/DMX) 3 5 (4 5) とをそなえて構成されており、各セル組立/分解部 3 4 (4 4) は、それぞれ、対応する PHY ユニット 3 2 (4 2) からの SOH 終端後のフレームを AAL 1 セルに組み立てる (変換する) 一方、多重/分離部 3 5 (4 5) で端局装置 5 A, 5 B (6 A, 6 B) 宛毎に分離されて入力される AAL 1 セルを受信・分解して SAR-PDU ペイロード 1 1 4 (図 1 6 参照) を抽出するた



めのものである。

また、多重／分離部 3 5 (4 5) は、上記の各セル組立／分解部 3 4 (4 4) で組み立てられた AAL 1 セルを多重 (時分割多重) する一方、ATM 網 2 [インタフェース 3 6 (4 6)] から受信される AAL 1 セルを 2 台の端局装置 5 A, 5 B (6 A, 6 B) 毎に分離して各セル組立／分解部 3 4 (4 4) に振り分けるためのものである。

なお、この多重／分離部 3 5 (4 5) でのセルの振り分けは、例えば、CPU 3 7 (4 7) からの経路識別情報 [VPI (Virtual Path Identifier) / VCI (Virtual Channel Identifier)] についての設定値と、受信 AAL 1 セルに実際に設定されている VPI / VCI との比較によって行なわれる。このため、上記のセル組立／分解部 3 4 (4 4) では、端局装置 5 A, 5 B (6 A, 6 B) からのフレーム毎に異なる VPI / VCI をセル化時に設定することが必要である。

さらに、図 1 に示すインタフェース部 3 6 (4 6) は、本 CE 伝送装置 3 (4) と ATM 網 2 とのインタフェースをとるためのもので、例えば、本 CE 伝送装置 3 (4) が ATM 網 2 を構成する ATM 交換機に接続されている場合には、その ATM 交換機用のスイッチインタフェースとして機能することになり、中継器に接続されている場合には、その中継器用のインタフェースとして機能することになる。

また、CPU 3 7 (4 7) は、上述した本 CE 伝送装置 3 (4) 内の各部の動作を統括的に制御するためのもので、例えば、上述した PHY ユニット 3 2 (4 2) での SOH 1 0 1 の終端処理結果の監視や生成すべき SOH 1 0 1 用の情報の設定、AAL 1 セルについての VPI / VCI の設定などが行なえるようになっている。

さらに、電源ユニット 3 8 (4 8) は、上述した各部を動作させるための電源を供給するためのものであり、位相ロック型発振器 3 9 (4 9) は、本 CE 伝送装置 3 (4) の基準動作クロックである 1 5 5 MHz のタイミングパルスを生成して上述した各部へ供給するためのものである。

ところで、上記のセル組立／分解部 3 4 (4 4) は、上述した機能を実現すべく、本実施形態では、例えば図 5 に示すように、セル組立部 1 3 とセル分解部 1

4 とをそなえて構成されている。

ここで、セル組立部 1 3 は、SOH 終端後のフレーム、つまり、SOH 1 0 1 以外の AU ポインタ 1 0 2 とペイロード 1 0 3 との双方をそれぞれ ATM による CE 対象情報として AAL 1 セルに変換するためのもので、ここでは、入力フレームを SAR-PDU ペイロード 1 1 4 のデータとなる 4 7 バイト（ポインタフィールド 1 1 5 が必要なときは 4 6 バイト）毎に、順次、ATM セルヘッダ 1 1 1（5 バイト：図 1 6 参照）を挿入（付加）することにより、このセル化が行なわれるようになっている。

つまり、このセル組立部 1 3 は、前記の SOH 終端部 1 1 とともに、入力 SDH/SONET フレームの SOH 1 0 1 以外の AU ポインタ 1 0 2 を含む残り領域（AU ポインタ 1 0 2，ペイロード 1 0 3）を ATM 網 2 による CE 対象情報として ATM 網 2 用の信号フォーマット（AAL 1 セル）に変換して ATM 網 2 へ送出する伝送フレーム変換部として機能するのである。

一方、セル分解部（ATM セル受信部）1 4 は、対向する CE 伝送装置 4（3）においてセル化された AAL 1 セルを ATM 網 2 から受信して、そのセルを分解することにより、SAR-PDU ペイロード 1 1 4（CE 対象情報；AU ポインタ 1 0 2 の一部又はペイロード 1 0 3 の一部もしくはその両方）を抽出するためのものである。

つまり、このセル分解部 1 4 は、上述した SOH 生成部 1 2 とともに、ATM 網 2 から AAL 1 セルで送られてくる上記の CE 対象情報（残り領域；AU ポインタ 1 0 2，ペイロード 1 0 3）を受信してそれらを復元するとともに、新たな SOH 1 0 1 を付加して出力 SDH/SONET フレームを生成する伝送フレーム再現部として機能するのである。

以上のような機能を実現するために、まず、上記のセル組立部 1 3 は、その要部に着目すると、さらに、図 6 に示すように、SDT ポインタ生成部 1 3 1 と、SAR-PDU ヘッダ生成部 1 3 2 と、ダウンカウンタ 1 3 3 と、ATM セルヘッダ生成部 1 3 4 と、セレクト 1 3 5 と、セレクト制御部 1 3 6 とをそなえて構成されている。

ここで、SAR-PDU ヘッダ生成部 1 3 2 は、SAR-PDU ヘッダ 1 1 3（1 バイト：

図16参照)を生成するためのものであり、ダウンカウンタ133は、前記のSOH終端部11からのポインタパルスを契機に、入力データ(ペイロード103及びAUポインタ102)毎(バイト単位)に、最大(MAX)値から0までのカウント値のカウントダウンを行なうものである。

- 5      なお、上記のMAX値は、CE対象(つまり、セル化対象)のデータバイト数である。従って、STM-1フレームの場合、270バイト×9行=2430バイトのうち、9バイト×3行=27バイトのRSOH101aと、9バイト×5行=45バイトのMSOH101bとを除いた2358(バイト)がMAX値となる。
- 10      そして、SDTポインタ生成部(特定位置情報付与部;境界表示用ポインタ付与部)131は、AAL1セル[ただし、SNが偶数(0, 2, 4, 6)]の境界表示用のポインタフィールド115(図16参照)に設定(付与)すべきSDTポインタ値(特定位置情報:7ビット)を生成するためのもので、本実施形態では、特別な場合(下記の「SDTポインタ値の生成規則」の②~⑤参照)を除いて、基本的に、上述した特定位置(ペイロードの先頭位置)103aの入力を表すポインタパルスを受けたときのダウンカウンタ133のカウント値をSDTポインタ値とすることで、セル化によって特定位置103aの格納されたSAR-PDUペイロード114のバイト位置を構造化データの境界116(図17参照)として表示するようになっている。
- 15      このときの「SDTポインタ値の生成規則」は、下記①~⑤に示すような既知のSDTポインタ値の生成規則に従う。
- 20      ①SDTポインタ値をもつAAL1セル(以下、Pフォーマットセルということもある)は、SN=0~7を1サイクルとして、1サイクル内に必ず1個存在する(生成される)。
- 25      ②SNが偶数(0, 2, 4, 6)であるAAL1セルがPフォーマットセルとなりうる。ただし、SDTポインタ値は“0”~“93”及び“127”のいずれかの値をとる。
- ③現サイクル内に構造化データの境界116(ここでは、特定位置103a)が無く、次サイクルのSN=0のセルのペイロード先頭も境界116で無い場合

(つまり、SN=0~7のセルのいずれにも境界116が無い場合)、現サイクルのSN=6のセルがPフォーマットセルとなり、その旨を示すSDHポインタ値="127" (a11 "1") を設定する。

④SN=0のセルのペイロード先頭に境界116が存在する場合、SN=0のセルがPフォーマットセルとなり、SDTポインタ値は"0"となる。このとき、1つ前のサイクル内に境界116が存在していなければ、1つ前のサイクルのSN=6のセルもPフォーマットセルとなり、SDTポインタ値"93"をもつ。

⑤SN=2 (4, 6) のセルのペイロード先頭に境界116が存在するとき、SN=0 (2, 4) のセルがPフォーマットセルとなり、SDTポインタ値は"93"となる。

次に、ATMセルヘッダ生成部134は、AAL1セルのATMセルヘッダ111 (5バイト: 図16参照) を生成するためのもので、このとき、例えば、端局装置5A (6A) から送信されたフレーム (AUポインタ102, ペイロード103) をセル化する場合には、通信相手である端局装置6A (5A) 宛を示すVPI/VCIを生成し、同様に、端局装置5B (6B) から送信されたフレームをセル化する場合には、通信相手である端局装置6B (5B) 宛を示すVPI/VCIを生成するようになっている。なお、このATMセルヘッダ111の生成に必要なVPI/VCI等の設定情報は、CPU37 (47) から与えられる。

さらに、セレクタ135は、PHYユニット32 (42) (SOH終端部11) からのSAR-PDU ペイロード114として格納されるべき入力データと、SDTポインタ生成部131で生成されたSDTポインタ値と、SAR-PDU ヘッダ生成部132で生成されたSAR-PDU ヘッダ113と、ATMセルヘッダ生成部134で生成されたATMセルヘッダ111とを選択的に出力するものである。

そして、セレクタ制御部136は、このセレクタ135の選択出力を制御するもので、ここでは、SDTポインタ生成部131によるSDTポインタ値の生成状況、SAR-PDU ヘッダ生成部132によるSAR-PDU ヘッダ113の生成状況を監視して、ATMセルヘッダ111→SAR-PDU ヘッダ113→SDTポインタ値〔

ただし、SN=0, 2, 4, 6のセルで境界116（特定位置103a）が存在する場合のみ〕→入力データ〔47バイト（ポインタフィールド115が存在する場合は46バイト）〕の順でこれらの各データが出力されるようセクタ135を制御することで、セクタ135からAAL1セル（図16参照）を生成・出力させるようになっている。

一方、図5に示すセル分解部14は、上述した機能を実現すべく、その要部に着目すると、例えば図7に示すように、ATMセルヘッダ終端部141、SAR-PDUヘッダ終端部142及びカウンタ143を有して構成されている。

ここで、ATMセルヘッダ終端部141は、対向するCE伝送装置4（3）からATM網2〔インタフェース部36（46）〕を介して受信され、多重／分離部35（45）によって振り分けられてきたAAL1セル（入力データ）のATMセルヘッダ111を終端するものである。

また、SAR-PDUヘッダ終端部142は、残りのATMセルペイロード112のうちのSAR-PDUヘッダ113を終端するもので、この終端後の残りのSAR-PDUペイロード114（47バイト）は出力データとして、順次、PHYユニット32（42）のSOH生成部12へ供給される。ただし、SAR-PDUヘッダ113の終端の結果、そのセルに偶数（0, 2, 4, 6）のSNが付与されており、且つ、ポインタフィールド115（1バイト）にSDTポインタ値が設定されていれば、そのSDTポインタ値（ポインタデータ：7ビット）をカウンタ143のロード値として出力し、その残り（46バイト分のSAR-PDUペイロード114）が出力データとなる。

つまり、このSAR-PDUヘッダ終端部142は、受信AAL1セルのSAR-PDUヘッダ113を終端することにより、対向するCE伝送装置4（3）のセル組立部13によって設定されたSDTポインタ値（特定位置情報）を抽出する特定位置情報抽出部（境界表示用ポインタ抽出部）として機能するのである。

そして、カウンタ143は、上記のSAR-PDUヘッダ終端部142からのポインタ値をロード値として、その値からの出力データ毎（バイト単位）でのダウンカウントを行なうもので、そのカウント値が“0”になると、そのときの出力データが前記の特定位置（ペイロード103の先頭位置）103aであることを示す

ポインタパルスを生成してPHYユニット32(42)のSOH生成部12に供給するようになっている。

これにより、前記のSOH生成部12では、上記のポインタパルスにより示される特定位置103aが元の(セル化前の)SDH/SONETフレームにおけるペイロード103の先頭(同じ位置)に位置するように、SAR-PDUヘッダ終端部142からのSAR-PDUペイロード114のデータを出力(AUポインタ102及びペイロード103を復元)しながら、SOH101を生成・付加すれば、対向するCE伝送装置4(3)でセル化されたSDH/SONETフレームを元のフレーム構造に復元(再現)することができる。

つまり、このSOH生成部12は、セル分解部14で抽出されたSAR-PDUペイロード114のデータ(CE対象情報)から対向するCE伝送装置4(3)でセル化されたAUポインタ102とペイロード103とを復元するとともに、新たなSOH101を付加して出力フレームを生成する伝送フレーム生成部としての機能を果たしているのである。

以上のように、本実施形態のCE伝送装置3(4)は、自収容の端局装置5(6)から送信されたSDH/SONETフレームに対するSOH終端処理とATMセル化とを行なう送信系(SOH終端部11,セル組立部13)と、対向するCE伝送装置4(3)が収容する端局装置6(5)から送信されたSDH/SONETフレームの復元(再現)を行なう受信系(セル分解部14,SOH生成部12)との両方をそなえた、送受信共用の伝送装置として構成されている。

以下、上述のごとく構成された、本実施形態のCES1〔CE伝送装置3(4)〕の動作について詳述する。なお、以下では、説明の簡単化のため、CE伝送装置3を送信(入力)側伝送装置、CE伝送装置4を受信(出力)側伝送装置と仮定し、端局装置5A→端局装置6Aの単方向のSDH/SONETフレームの転送(CE)についてのみ説明する。ただし、説明は省略するが、端局装置5B→端局装置6Bの転送やそれらの逆方向の転送についても、以下の説明と同様であるものとする。

まず、CE伝送装置3(以下、「送信側3」ともいう)では、端局装置5Aから送信されたSDH/SONETフレーム(OC-3)を受けると、そのフレー

ムを光電変換部 3 1 にて電気信号 (STS-3 フレーム) に変換したのち、PHY ユニット 3 2 の SOH 終端部 1 1 へ出力する。

SOH 終端部 1 1 では、図 8 に模式的に示すように、入力フレームの SOH 1 0 1 (RSOH 1 0 1 a, MSOH 1 0 1 b の両方: 斜線部参照) を終端して (SOH 終端ステップ)、フレーム同期確立、符号誤り監視、データ通信チャネル (DCC) による保守運用管理のための制御情報の通信、障害発生時のシステム切り替え等のセクション単位の保守運用管理を行なう。

そして、SOH 終端後の残りのフレーム (AU ポインタ 1 0 2, ペイロード 1 0 3) は、この図 8 中に模式的に示すように、ペイロード 1 0 3 の先頭位置 (特定位置) 1 0 3 a から、順に、セル組立/分解部 3 4 のセル組立部 1 3 へ出力される。なお、このとき、特定位置 1 0 3 a の出力タイミングでそれを示すポインタパルス 5 1 もセル組立部 1 3 へ出力される。

次に、セル組立部 1 3 では、上記の SOH 終端部 1 1 から SOH 終端後のフレーム (AU ポインタ 1 0 2, ペイロード 1 0 3) を入力データとして受けると、図 6 により前述したように、セクタ制御部 1 3 6 がセクタ 1 3 5 の出力を切り替えることで、AAL 1 セルを生成・出力する (ATM セル化ステップ; 伝送フレーム変換ステップ)。

即ち、図 9 に模式的に示すように、SOH 終端部 1 1 からの入力データに上記の特定位置 1 0 3 a が含まれている場合 (ポインタパルス 5 1 が入力された場合)、セル組立部 1 3 では、ATM セルヘッダ生成部 1 3 4 で生成された ATM セルヘッダ 1 1 1 → SAR-PDU ヘッダ生成部 1 3 2 で生成された SAR-PDU ヘッダ 1 1 3 → SDT ポインタ生成部 1 3 1 で生成された SDT ポインタ値 → 入力データ (SAR-PDU ペイロードデータ: 4 6 バイト) の順で、データを出力して AAL 1 セルを生成する。

一方、SOH 終端部 1 1 からの入力データに上記の特定位置 1 0 3 a が含まれていない場合 (ポインタパルス 5 1 が入力されない場合)、セル組立部 1 3 では、ATM セルヘッダ生成部 1 3 4 で生成された ATM セルヘッダ 1 1 1 → SAR-PDU ヘッダ生成部 1 3 2 で生成された SAR-PDU ヘッダ 1 1 3 → 入力データ (SAR-PDU ペイロードデータ: 4 7 バイト) の順で、データを出力して AAL 1 セルを生

成する。

いずれにせよ、セル組立部13は、入力データのAUポインタ102とペイロード103との違い（情報種別の違い）や、ペイロード103内のVCフレーム（パス信号）104の多重数に関わらず〔つまり、AUポインタ102に対する

5 AUポインタ処理を行なってペイロード103内のパス信号104の多重位置（多重数）を識別したりせずに〕、SOH終端部11からの入力データを、一律に、順次、セル化してゆく。

ここで、上記のSDTポインタ生成部131によるSDTポインタ値の生成手順について、図10に示すフローチャート（ステップS1～S19）を参照しながら、より詳細に説明する。

10

まず、SDTポインタ生成部131は、起動後、SOH終端部11から最初のポインタパルス51が入力されるか否かを監視しており（ステップS1のNOルート）、ポインタパルス51が入力されると（ステップS1でYESと判定されると）、まず、ダウンカウンタ133にリセット制御をかけてそのカウント値(D

15 CNT)をリセットする（MAX値にする：ステップS2）。

この状態で、ダウンカウンタ133は、SOH終端部11からのデータ入力（1バイト）があるか否かを監視し（ステップS3のNOルート）、データ入力があると（ステップS3でYESと判定されると）、カウント値を1つデクリメント（DCNT=DCNT-1）する（ステップS4）。

20 一方、このとき、SDTポインタ生成部131は、再度、SOH終端部11からポインタパルス51が入力されるか否かを監視しており（ステップS5）、ポインタパルス51が入力されなければ、現タイミングがSN=0のAAL1セルの生成（開始）タイミングかどうかを確認する（ステップS5のNOルートからステップS7）。

25 なお、ポインタパルス51が入力された場合（ステップS5でYESの場合）は、再度、ダウンカウンタ133のカウント値をリセットしてから（ステップS6）、現タイミングがSN=0のSNのAAL1セルの生成タイミングかどうかを確認する（ステップS7）。

そして、現タイミングがSN=0のAAL1セルの生成タイミングであれば、



S D T ポインタ生成部 1 3 1 は、現サイクルにおいて既に S D T ポインタ値が生成されているかどうかを表す内部フラグ (flag: S D T ポインタ値生成時="set" / 次サイクル移行時="reset") を "reset" にしたのち (ステップ S 7 の Y E S ルートからステップ S 8)、その時のダウンカウンタ 1 3 3 のカウント値が 0 ~ 9 3 の範囲内であるか否かを確認する (ステップ S 9)。

この結果、ダウンカウンタ 1 3 3 のカウント値 (DCNT) が 0 ~ 9 3 の範囲内であれば、これから生成すべき S N = 0, 1 の A A L 1 セルの SAR-PDU ペイロード 1 1 4 のいずれかに境界 1 1 6 (特定位置 1 0 3 a) が存在することになる。よって、S N = 0 の A A L 1 セルが P フォーマットセルとなり、S D T ポインタ生成部 1 3 1 は、その時のダウンカウンタ 1 3 3 のカウント値 (0 ~ 9 3 のいずれか) を S N = 0 の A A L 1 セル用の S D T ポインタ値とするとともに、内部フラグを "set" にする (ステップ S 9 の Y E S ルートからステップ S 1 0)。

なお、このように、S N = 0 の A A L 1 セル用の S D T ポインタ値として "0" を含むのは、前出の「S D T ポインタ値の生成規則」により、S N = 0 の A A L 1 セルの SAR-PDU ペイロード 1 1 4 の先頭に特定位置 1 0 3 a が存在する場合には、それを S D T ポインタ値 = 0 として表示するためである。

一方、ダウンカウンタ 1 3 3 のカウント値 (DCNT) が 0 ~ 9 3 の範囲外であった場合 (ステップ S 9 で N O の場合)、もしくは、現タイミングが S N = 0 の A A L 1 セルの生成タイミングでない場合 (ステップ S 7 で N O の場合)、S D T ポインタ生成部 1 3 は、いずれも、S N = 0 の A A L 1 セル用の S D T ポインタ値の生成は行なわない。

その後、S D T ポインタ生成部 1 3 1 は、現タイミングが S N = 2, 4, 6 のいずれかの A A L 1 セルの生成タイミングになるまで (ステップ S 1 1, S 1 5 のいずれかで Y E S と判定されるまで)、ステップ S 3 以降の処理を繰り返して、ダウンカウンタ 1 3 3 のカウント値のカウントダウンを行なう (ステップ S 1 1, S 1 5 の N O ルート)。

そして、現タイミングが S N = 2, 4, 6 のいずれかの A A L 1 セルの生成タイミングになると (ステップ S 1 1, S 1 5 の Y E S ルート)、S D T ポインタ生成部 1 3 1 は、内部フラグが "reset" になっている (現サイクルにおいて未だ

S D T ポインタを生成していない) か否かを確認する (ステップ S 1 1, S 1 5 の Y E S ルートからステップ S 1 2, S 1 6)。

ここで、上記のステップ S 1 0 において S N = 0 の A A L 1 セル用の S D T ポインタ値を既に生成していれば、内部フラグが“set” になっているので、S N = 2, 4, 6 のいずれの A A L 1 セル用の S D T ポインタ値も生成されない (ステップ S 1 2, S 1 6 の N O ルート)。

一方、未だ現サイクルで S D T ポインタ値が生成されていなかった場合、つまり、内部フラグが“reset” になっている場合 (ステップ S 1 2, S 1 6)、S D T ポインタ生成部 1 3 1 は、その時のダウンカウンタ 1 3 3 のカウント値 (D C N T) が 1 ~ 9 3 の範囲内であるか否かを確認する (ステップ S 1 2, S 1 6 の Y E S ルートからステップ S 1 3, S 1 7)。

この結果、ダウンカウンタ 1 3 3 のカウント値 (D C N T) が 1 ~ 9 3 の範囲内であれば、これから生成すべき S N = 2, 3 / 4, 5 / 6, 7 の連続する 2 つの A A L 1 セルの S A R - P D U ペイロード 1 1 4 のいずれかに境界 1 1 6 (特定位置 1 0 3 a) が存在することになるので、S D T ポインタ生成部 1 3 1 は、その時のカウント値 (1 ~ 9 3 のいずれか) を S N = 2, 4, 6 の A A L 1 セル用の S D T ポインタ値とするとともに、内部フラグを“set” にする (ステップ S 1 3, S 1 7 の Y E S ルートからステップ S 1 4, S 1 8)。

なお、S N = 2 (又は 4) の A A L 1 セルの生成タイミングのときに、ダウンカウンタ 1 3 3 のカウント値 (D C N T) が 1 ~ 9 3 の範囲外であった場合 (ステップ S 1 3 で N O の場合) は、S N = 2 (又は 4) の A A L 1 セルは P フォーマットセルとならないので、S D T ポインタ値は生成されない。また、S N = 6 の A A L 1 セルの生成タイミングのときに、内部フラグが“reset” で、且つ、ダウンカウンタ 1 3 3 のカウント値 (D C N T) が 1 ~ 9 3 の範囲外であった場合 (ステップ S 1 6 で Y E S、ステップ S 1 7 で N O の場合) は、現サイクルで生成すべき (S N = 0 ~ 7 の) A A L 1 セルの S A R - P D U ペイロード 1 1 4 のいずれにも特定位置 1 0 3 a が存在しないことになるので、その旨を表す固定値 (1 2 7 : a 1 1 “1”) が S D T ポインタ値となる (ステップ S 1 9)。

以上のようにして、S D T ポインタ生成部 1 3 1 は、1 サイクルに生成する S

D Tポインタ値の設定可能なA A L 1セル (S N = 0, 2, 4, 6) のうちの1  
個にS D Tポインタ値 (ポインタフィールド1 1 5) を付加することにより、A  
A L 1セル内に格納されている特定位置1 0 3 aの位置、もしくは、1サイクル  
で生成したA A L 1セルのいずれにも特定位置1 0 3 aが格納されていないこと  
5 を表示する。

そして、上述のごとく得られた各A A L 1セルは、順次、多重／分離部3 5へ  
出力され、多重／分離部3 5にて、もう一系統のセル組立／分解部3 4のセル組  
立部1 3で上記と同様にして得られたA A L 1セル (端局装置5 BからのA Uポ  
インタ1 0 2, ペイロード1 0 3をセル化したもの) と時分割多重されたのち、  
10 インタフェース3 6を通じてA T M網2へ送出される。

一方、受信側のC E伝送装置4 (以下、受信側4ともいう) では、上記のA A  
L 1セルをA T M網2から受信すると、その受信A A L 1セルを、インタフェー  
ス部4 6を通じてセル組立／分解ユニット4 3の多重／分離部4 5へ出力する。  
多重／分離部4 5では、受信A A L 1セルのA T Mセルヘッダ1 1 3に設定され  
15 ているV P I / V C Iを参照して、そのV P I / V C Iに応じて、受信A A L 1  
セルを2ポート分のセル組立／分解部4 3のセル分解部1 4へ振り分ける。

セル分解部1 4では、図1 1に模式的に示すように、多重／分離部4 5からA  
A L 1セルが入力データとして入力されると、まず、A T Mセルヘッダ終端部1  
4 1にて、そのA A L 1セルのA T Mセルヘッダ1 1 1を終端したのち、SAR-PD  
20 Uヘッダ終端部1 4 2にて、SAR-PDUヘッダ1 1 3を終端する (SAR-PDUペイロ  
ード1 1 4の抽出: 以上、A T Mセル受信ステップ)。

この結果、受信A A L 1セルが偶数 (0, 2, 4, 6) のS Nをもち、ポイン  
タフィールド1 1 5の付加されたセルであれば、SAR-PDUヘッダ終端部1 4 2は  
、そのポインタフィールド1 1 5に設定されているS D Tポインタ値をカウンタ  
25 1 4 3のロード値として出力する (特定位置情報の抽出) とともに、残りの4 6  
バイトのSAR-PDUペイロード1 1 4のデータを出力データとしてP H Yユニット  
4 2のS O H生成部1 2へ出力する。

このとき、上記のカウンタ1 4 3は、出力データ毎 (バイト単位) のカウント  
ダウンを行っており、そのカウント値が“0”となると、そのときの出力デー

タが前記の特定位置 1 0 3 a であるので、それを表すポインタパルス 5 2 を上記の出力データとともに、SOH生成部 1 2 へ出力する。

そして、SOH生成部 1 2 では、図 1 2 に模式的に示すように、セル分解部 1 4 からポインタパルス 5 2 が入力されたときのセル分解部 1 4 からの入力データ  
5 (つまり、特定位置 1 0 3 a) が出力SDH/SONETフレームのペイロード 1 0 3 の先頭位置となるように、新たなSOH 1 0 1 (RSOH 1 0 1 a, MSOH 1 0 1 b : 斜線部参照) を出力データ列に挿入 (付加) してゆく。

これにより、送信側 3 においてセル化されたAUポインタ 1 0 2 とペイロード 1 0 3 とがそれぞれ復元されるとともに、出力側回線 (セクション) 用のSOH  
10 1 0 1 が付加されて、出力SDH/SONETフレームが生成される (伝送フレーム生成ステップ; 伝送フレーム再現ステップ)。そして、このSDH/SONETフレームは、光電変換部 4 1 において光信号 (OC-3) に変換されて、端局装置 6 A へ出力される。

なお、上述した例では、SDH/SONETフレームが、多重パス信号数 = 3  
15 のSTM-1フレームである場合について述べたが、勿論、多重パス信号数 = 1 のSTM-1フレームでも、それ以上のビットレートをもつSTM-Nフレームでも、上述した処理 (CE) を同様に適用することができる。

以上のように、本実施形態によれば、SDH/SONETフレームのSOH 1 0 1 は送信側 3 / 受信側 4 において終端 / 付加し、それ以外の残りの領域 (AU  
20 ポインタ 1 0 2 とペイロード 1 0 3 との双方) は、送信側 3 において、AUポインタ 1 0 2 とペイロード 1 0 3 との違いやペイロード 1 0 2 内の多重パス信号数の違いを意識することなく、一律にセル化してATM網 2 へ送出したのち、受信側 4 において、送信側 4 と逆の処理を実施することで元の状態に復元するので、次のような利点が得られる。

25 (1) ATM網 2 を透過する前後の回線 (セクション) を独立して管理・運用することができる。

(2) AUポインタ 1 0 2, ペイロード 1 0 3 等のCE対象の情報 (領域) 種別やペイロード 1 0 2 内の多重パス信号数に依存しない処理 (セル化 / 復元処理) を実現できる。従って、CE対象の情報種別や多重パス信号数に応じたセル化

／復元処理機能をサポートする必要が無く、CES 1 (CE 伝送装置 3, 4) に必要な機能の簡素化を図って、その小型化, 低コスト化, 低消費電力化を図ることが可能となる。

5       また、受信側 4 では、送信側 3 においてポインタフィールド 1 1 5 に設定された SDT ポインタ値から、その SDT ポインタ値によって表示されている特定位置 1 0 3 a が送信側 3 の入力 SDH / S O N E T フレーム (AU ポインタ 1 0 2 , ペイロード 1 0 3 ) の先頭位置に位置していたことを容易に特定することができるので、これを基に、AU ポインタ 1 0 2 及びペイロード 1 0 3 を確実に元の状態に復元することができる。

10       特に、本実施形態では、特定位置 1 0 3 a の表示に A A L 1 セルに定義されている構造化データの境界表示用のポインタフィールド 1 1 5 に付与するので、既存の A A L 1 セルのフォーマットをそのまま利用して、上述した機能を実現することができ、CE 伝送装置 3, 4 への実装が極めて容易である。

15       また、このように特定位置 1 0 3 a を、ペイロード 1 0 3 の先頭位置とすることで、受信側 4 では、特定位置 1 0 3 a 以降の入力データを、順次、出力するだけで、AU ポインタ 1 0 2 , ペイロード 1 0 3 を復元できるので、AU ポインタ 1 0 2 及びペイロード 1 0 3 の復元処理がより簡単になり高速化される。

#### (B) その他

20       なお、上述したような CE は、ATM 網 2 以外 (ただし、SDH 伝送網は除く) の通信網を介して実施することも可能である。この場合は、例えば、送信側 3 において、入力 SDH / S O N E T フレームの AU ポインタ 1 0 2 とペイロード 1 0 3 との双方を、それぞれ、その通信網用の信号フォーマットに変換して送出し、受信側 4 において、それらを復元するようにすればよい。

25       例えば、上記の ATM 網 2 の代わりに、IP (Internet Protocol) パケットを扱うインターネットが端局装置 5, 6 間に介装される場合、CE 伝送装置 3, 4 には、それぞれ、上述した A A L 1 セルのセル組立 / 分解機能の代わりに、IP パケット組立 / 分解機能を装備すればよい。

      これにより、例えば、送信側 3 (4) では、入力 SDH / S O N E T フレームの AU ポインタ 1 0 2 とペイロード 1 0 3 との双方を、それぞれ、IP パケット

に変換して、インターネットへ送出することが行なわれ、受信側 4 (3) では、インターネットからの受信 IP パケットを分解して AU ポインタ 1 0 2 とペイロード 1 0 3 の各情報を抽出・復元するとともに、新たな SOH 1 0 1 を付加して、出力 SDH/SONET フレームを生成することが行なわれる。

- 5      また、上述した実施形態では、各 CE 伝送装置 3, 4 が、それぞれ、2 台の端局装置 5, 6 を収容している場合を例にしたが、本発明はこれに限定されず、それぞれ 1 台だけ収容する構成〔図 3 において、光電変換部 3 1 (4 1), PHY ユニット 3 2 (4 2), セル組立/分解部 3 4 (4 4) がそれぞれ 1 ポート分だけ装備され、多重/分離部 3 5 (4 5) が不要な構成〕になっていてもよいし、  
10      3 台以上を収容できる構成になっていてもよい。

- さらに、上述した実施形態では、各 CE 伝送装置 3, 4 が、それぞれ、送受信共用の伝送装置として構成されているが、本発明はこれに限定されず、一方が、SOH 終端部 1 1 とセル組立部 1 3 とをそなえた送信専用の伝送装置として構成され、他方が、セル分解部 1 4 と SOH 生成部 1 2 とをそなえた受信専用の伝送  
15      装置として構成されていてもよい。

- また、上述した実施形態では、SOH 1 0 1 を構成する RSOH 1 0 1 a 及び MSOH 1 0 1 b の双方を終端/付加しているが、例えば図 1 3 に示すように、ATM 網 2 が SDH/SONET の中継伝送装置 (リジェネレータ) 5 C, 5 D 間に介装された構造になっている場合、これらのリジェネレータ 5 C, 5 D では  
20      、通常、SOH 1 0 1 のうち RSOH 1 0 1 a のみが終端/付加される (つまり、RSOH 1 0 1 a のみの付け替えを行なえば ATM 網 2 を透過する前後の回線 (リジェネレータセクション) の保守運用管理を独立して行なえる) ので、CE 伝送装置 3, 4 では、RSOH 1 0 1 a のみを終端/付加し、CE 対象情報 (残り領域の情報) に MSOH 1 0 1 b を含めてもよい。

- 25      さらに、上記の特定位置 1 0 3 a は必ずしもペイロード 1 0 3 の先頭位置でなくともよく、ペイロード 1 0 3 あるいは AU ポインタ 1 0 2 のうちのどの位置であってもよい。さらに、この特定位置 1 0 3 a の表示についても、必ずしも、AAL 1 セルのポインタフィールド 1 1 5 を用いる必要はなく、他の空きフィールドや専用のフィールドを新たに定義して使用することも可能である。つまり、A

A L 1 セル以外のセルの場合でも、このような特定位置表示用のフィールドを用意すれば、特定位置 1 0 3 a の表示が可能である。

また、このような特定位置 1 0 3 a の表示はポインタ表示である必要もなく、例えば、特定位置 1 0 3 a のバイトにそれを表示する情報を付与する直接表示でもよい。ただし、上述したようにペイロード 1 0 3 の先頭位置を特定位置 1 0 3 a としてそれをポインタフィールド 1 1 5 によってポインタ表示した方が、受信側において、特定位置 1 0 3 a の受信よりも前にその特定位置 1 0 3 a の受信タイミングを知ることができるので、以降の S O H 1 0 1 の付加が簡単になる。

そして、本発明は、上述した実施形態に限定されず、上記以外にも、本発明の趣旨を逸脱しない範囲で種々変形して実施することが可能である。

#### 産業上の利用可能性

以上のように、本発明によれば、C E 前後の回線（セクション）毎に独立して保守運用管理でき、しかも、入力 S D H / S O N E T フレームに多重されているパス信号数に依存しない C E を実現することができるので、あらゆるメディアで流通するデータの C E による統合を低コストで図ることが可能になり、その有用性は極めて高いものと考えられる。

## 請 求 の 範 囲

1. ATM網の入側に設けられ、セクションオーバーヘッドと管理ポイントとペ  
イロードとの各領域を有して成るSDH伝送方式に準拠した伝送フレームを入力  
5 とする送信側伝送装置と、  
該ATM網の出側に設けられ、該SDH伝送方式に準拠した伝送フレームを出  
力とする受信側伝送装置とをそなえるとともに、  
該送信側伝送装置が、  
入力伝送フレームのセクションオーバーヘッドを終端するセクションオーバーヘッ  
10 ド終端部と、  
該セクションオーバーヘッド以外の該管理ポイントを含む残り領域の情報をAT  
Mによる疑似回線交換対象情報としてATMセルに変換して該ATM網へ送出す  
るATMセル化部とをそなえ、且つ、  
該受信側伝送装置が、  
15 該ATM網から該ATMセルを受信して該疑似回線交換対象情報を抽出するA  
TMセル受信部と、  
該ATMセル受信部で抽出された該疑似回線交換対象情報から該残り領域の情  
報を復元するとともに、新たなセクションオーバーヘッドを付加して出力伝送フレ  
ームを生成する伝送フレーム生成部とをそなえていることを特徴とする、疑似回  
20 線交換システム。  
  
2. 該送信側伝送装置の該ATMセル化部が、  
該疑似回線交換対象情報のうち該入力伝送フレーム内において或る特定位置に  
位置する情報を示すための特定位置情報を該ATMセルに付与する特定位置情報  
25 付与部をそなえるとともに、  
該受信側伝送装置において、  
該ATMセル受信部が、  
該ATMセルから該特定位置情報を抽出する特定位置情報抽出部をそなえ、且  
つ、



該伝送フレーム生成部が、

- 該特定位置情報抽出部で抽出された該特定位置情報によって示されている情報が該入力伝送フレーム内での位置と同じ位置に位置するよう、該残り領域の情報の復元と該セクションオーバーヘッドの付加とを行なうように構成されたことを特徴とする、請求の範囲第 1 項記載の疑似回線交換システム。

3. 該 A T M セル化部の該特定位置情報付与部が、

- A T M アダプテーションレイヤタイプ 1 の A T M セルに定義されている構造化データの境界表示用ポインタフィールドに該特定位置情報を付与する境界表示用ポインタ付与部として構成されるとともに、

該 A T M セル受信部の該特定位置情報抽出部が、

- 該境界表示用ポインタを抽出する境界表示用ポインタ抽出部として構成されていることを特徴とする、請求の範囲第 2 項記載の疑似回線交換システム。

4. 該特定位置が、該ペイロードの先頭位置であることを特徴とする、請求の範囲第 2 項または第 3 項に記載の疑似回線交換システム。

5. セクションオーバーヘッドと管理ポインタとペイロードとの各領域を有して成る S D H 伝送方式に準拠した入力伝送フレームのうち、該セクションオーバーヘッドを終端するセクションオーバーヘッド終端ステップと、

該セクションオーバーヘッド以外の該管理ポインタを含む残り領域の情報を A T M による疑似回線交換対象情報として A T M セルに変換して A T M 網へ送出する A T M セル化ステップと、

- 該 A T M 網から該 A T M セルを受信して該疑似回線交換対象情報を抽出する A T M セル受信ステップと、

該 A T M セル受信ステップにより抽出された該疑似回線交換対象情報から該残り領域の情報を復元するとともに、新たなセクションオーバーヘッドを付加して出力伝送フレームを生成する伝送フレーム生成ステップとを有して成ることを特徴とする、疑似回線交換方法。

6. ATM網の入側に設けられ、セクションオーバーヘッドと管理ポインタとペイロードとの各領域を有して成るSDH伝送方式に準拠した伝送フレームを入力とする、疑似回線交換システム用の送信側伝送装置であって、
- 5 入力伝送フレームのセクションオーバーヘッドを終端するセクションオーバーヘッド終端部と、
- 該セクションオーバーヘッド以外の該管理ポインタを含む残り領域の情報をATMによる疑似回線交換対象情報としてATMセルに変換して該ATM網へ送出するATMセル化部とをそなえていることを特徴とする、疑似回線交換システム用の送信側伝送装置。
- 10
7. 該ATMセル化部が、
- 該疑似回線交換対象情報のうち伝送フレーム内において或る特定位置に位置する情報を示すための特定位置情報を該ATMセルに付与する特定位置情報付与部
- 15 をそなえていることを特徴とする、請求の範囲第6項記載の疑似回線交換システム用の送信側伝送装置。
8. 該特定位置情報付与部が、
- ATMアダプテーションレイヤタイプ1のATMセルに定義されている構造化
- 20 データの境界表示用ポインタフィールドに該特定位置情報を付与する境界表示用ポインタ付与部として構成されていることを特徴とする、請求の範囲第7項記載の疑似回線交換システム用の送信側伝送装置。
9. 該特定位置が、該ペイロードの先頭位置であることを特徴とする、請求の
- 25 範囲第7項または第8項に記載の疑似回線交換システム用の送信側伝送装置。
10. ATM網の出側に設けられ、セクションオーバーヘッドと管理ポインタとペイロードとの各領域を有して成るSDH伝送方式に準拠した伝送フレームを出力とする、疑似回線交換システム用の受信側伝送装置であって、

該A T M網の入側に設けられた送信側伝送装置において入力伝送フレームのセクションオーバーヘッド以外の管理ポイントを含む残り領域の情報がA T Mによる疑似回線交換対象情報としてA T Mセルに変換されて該A T M網に送出されたA T Mセルを受信して該疑似回線交換対象情報を抽出するA T Mセル受信部と、

- 5     該A T Mセル受信部で抽出された該疑似回線交換対象情報から該残り領域の情報を復元するとともに、新たなセクションオーバーヘッドを付加して出力伝送フレームを生成する伝送フレーム生成部とをそなえていることを特徴とする、疑似回線交換システム用の受信側伝送装置。

- 10    1 1.    該送信側伝送装置において、該疑似回線交換対象情報のうち該入力伝送フレーム内において或る特定位置に位置する情報を示すための特定位置情報が該A T Mセルに付与される場合に、

    該A T Mセル受信部が、

- 15    該A T Mセルから該特定位置情報を抽出する特定位置情報抽出部をそなえるとともに、

    該伝送フレーム生成部が、

- 該特定位置情報抽出部で抽出された該特定位置情報によって示されている情報が該入力伝送フレーム内での位置と同じ位置に位置するよう、該残り領域の情報の復元と該セクションオーバーヘッドの付加とを行なうように構成されたことを特徴とする、請求の範囲第1 0項記載の疑似回線交換システム用の受信側伝送装置。
- 20    。

- 25    1 2.    該送信側装置においてA T Mアダプテーションレイヤタイプ1のA T Mセルに定義されている構造化データの境界表示用ポイントフィールドに該特定位置情報が付与される場合に、

    該特定位置情報抽出部が、

    該境界表示用ポイントを抽出する境界表示用ポイント抽出部として構成されていることを特徴とする、請求の範囲第1 1項記載の疑似回線交換システム用の受信側伝送装置。

1 3. 該特定位置が、該ペイロードの先頭位置であることを特徴とする、請求の範囲第 1 1 項または第 1 2 項に記載の疑似回線交換システム用の受信側伝送装置。

5

1 4. S D H 伝送網以外の或る通信網の入側に設けられ、セクションオーバーヘッドと管理ポイントとペイロードとの各領域を有して成る S D H 伝送方式に準拠した伝送フレームを入力とする送信側伝送装置と、

10 該通信網の出側に設けられ、該 S D H 伝送方式に準拠した伝送フレームを出力とする受信側伝送装置とをそなえるとともに、

該送信側伝送装置が、

入力伝送フレームのセクションオーバーヘッド以外の管理ポイントを含む残り領域の情報を該通信網による疑似回線交換対象情報として該通信網用の信号フォーマットに変換して該通信網へ送出する伝送フレーム変換部をそなえ、且つ、

15 該受信側伝送装置が、

該通信網から該信号フォーマットで送られてくる該疑似回線交換対象情報を受信して該残り領域の情報を復元するとともに、新たなセクションオーバーヘッドを付加して出力伝送フレームを生成する伝送フレーム再現部とをそなえていることを特徴とする、疑似回線交換システム。

20

1 5. セクションオーバーヘッドと管理ポイントとペイロードとの各領域を有して成る S D H 伝送方式に準拠した入力伝送フレームのうち該セクションオーバーヘッド以外の該管理ポイントを含む残り領域の情報を S D H 伝送網以外の或る通信網による疑似回線交換対象情報として該通信網用の信号フォーマットに変換して  
25 該通信網へ送出する伝送フレーム変換ステップと、

該通信網から該疑似回線交換対象情報を受信して該残り領域の情報を復元するとともに、新たなセクションオーバーヘッドを付加して出力伝送フレームを生成する伝送フレーム再現ステップとを有して成ることを特徴とする、疑似回線交換方法。

図 1

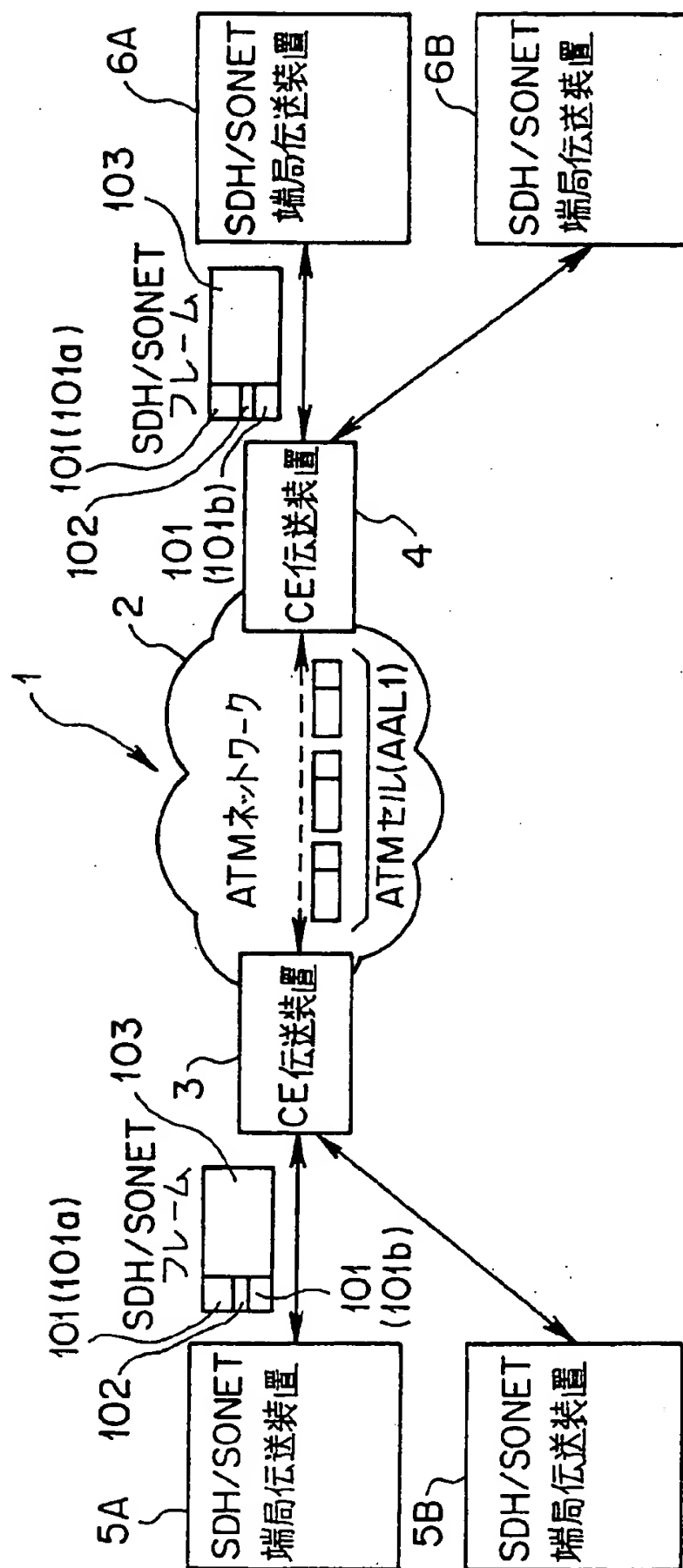


図 2

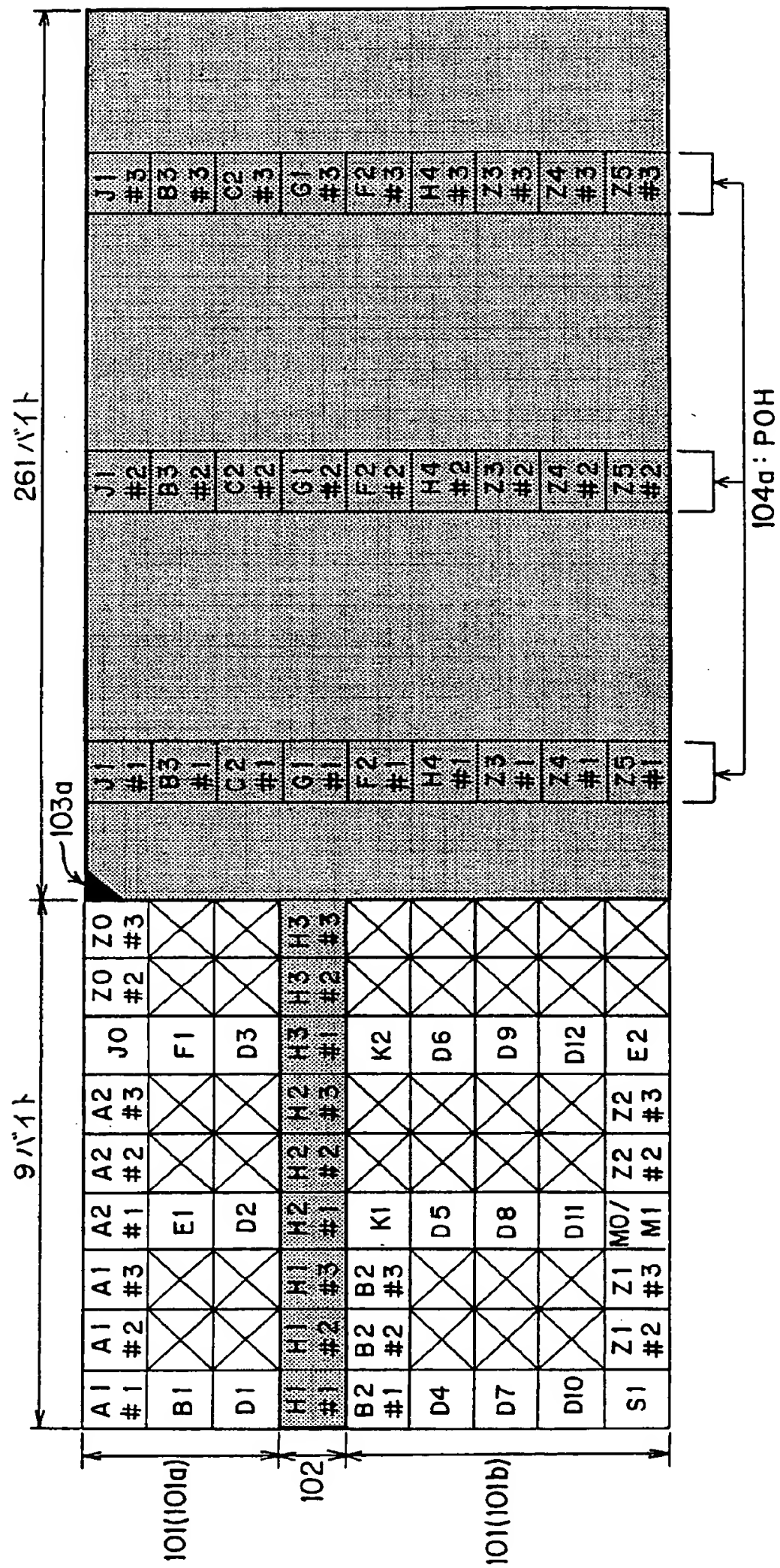


図 3

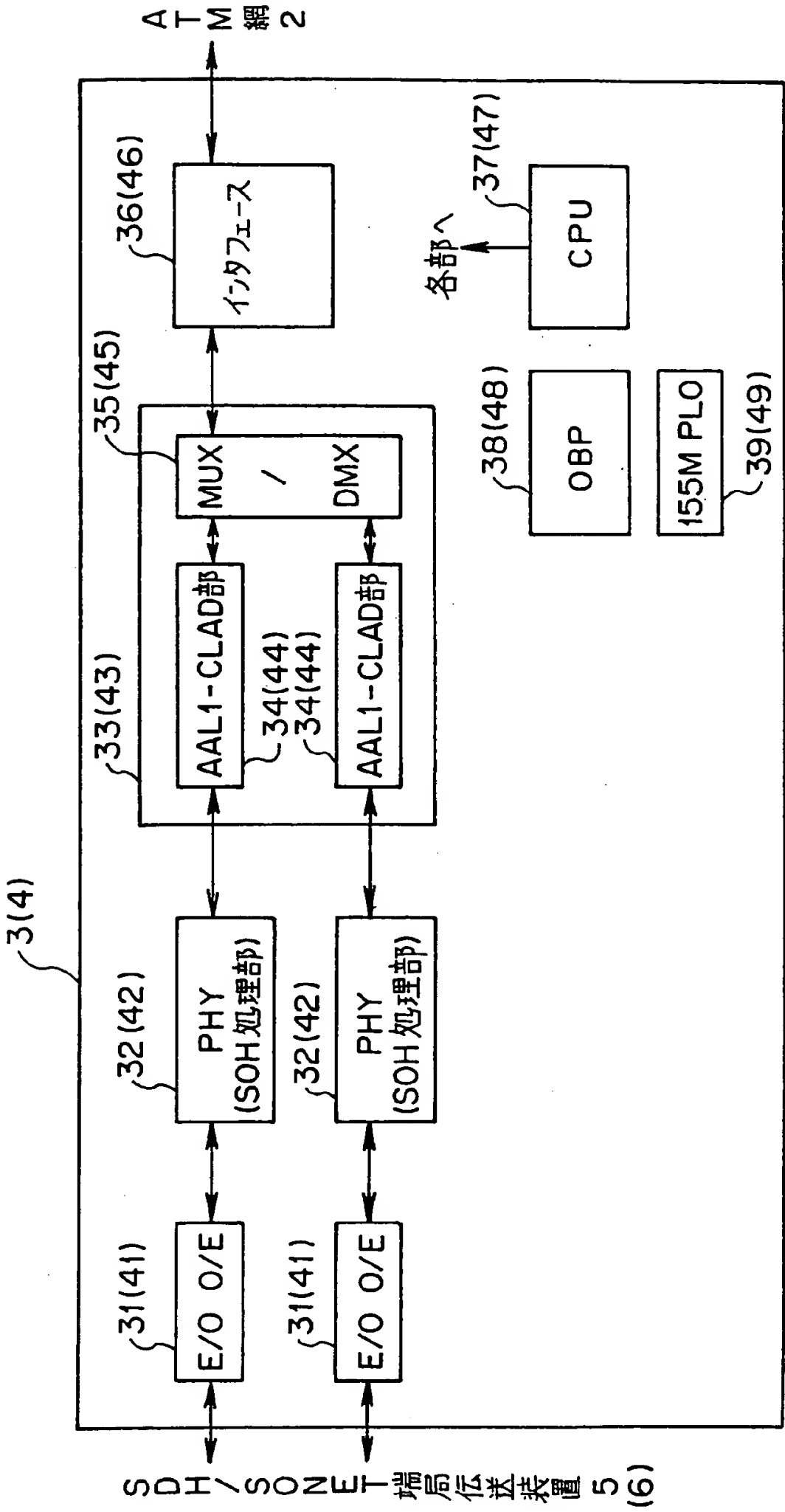


図 4

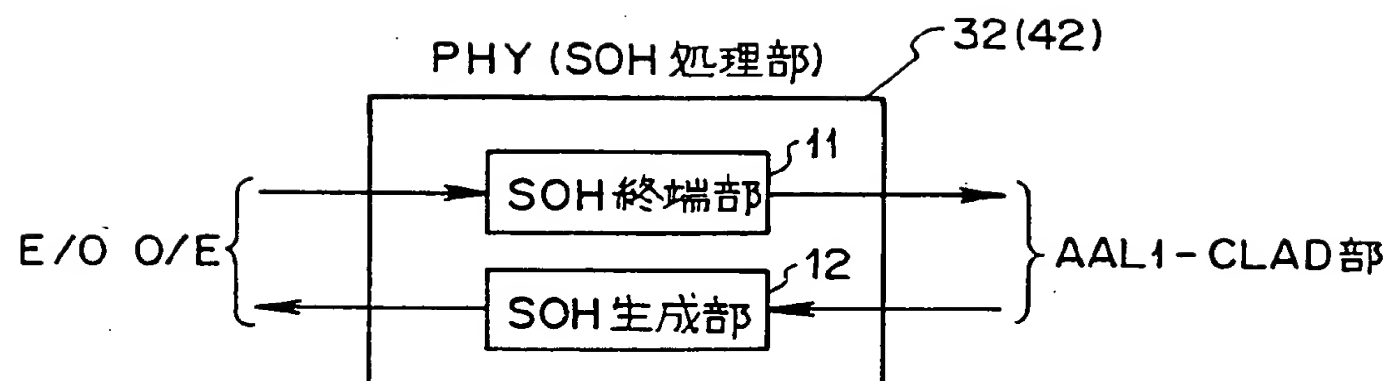


図 5

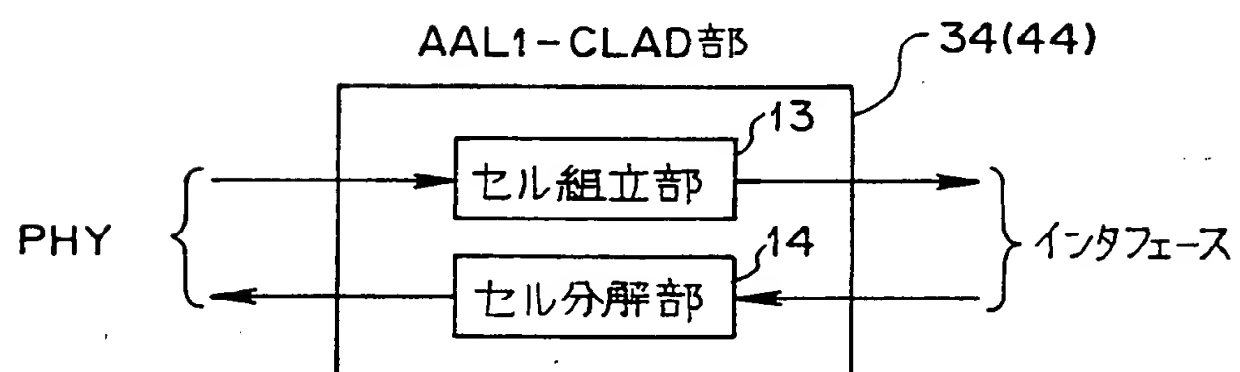




図 6

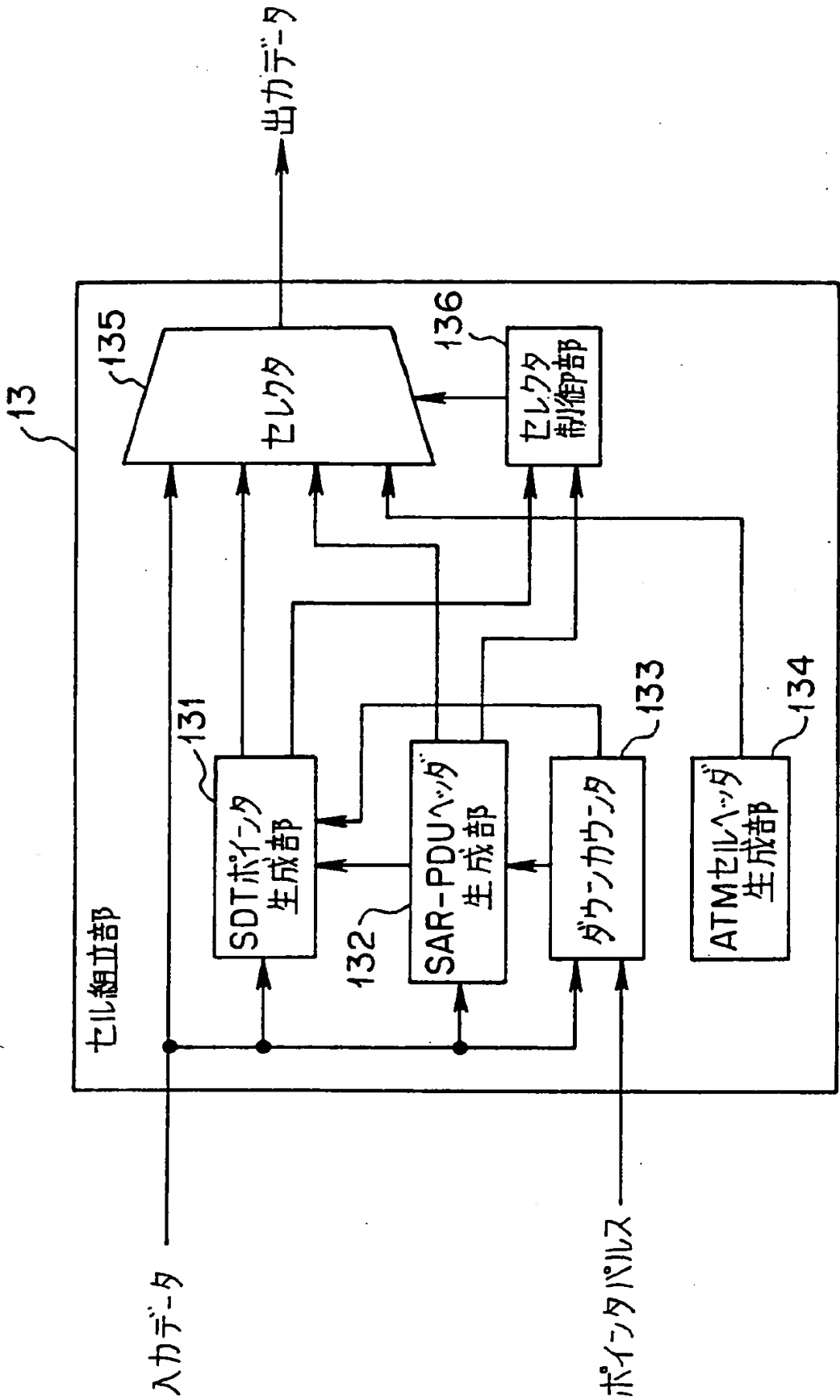


図 7

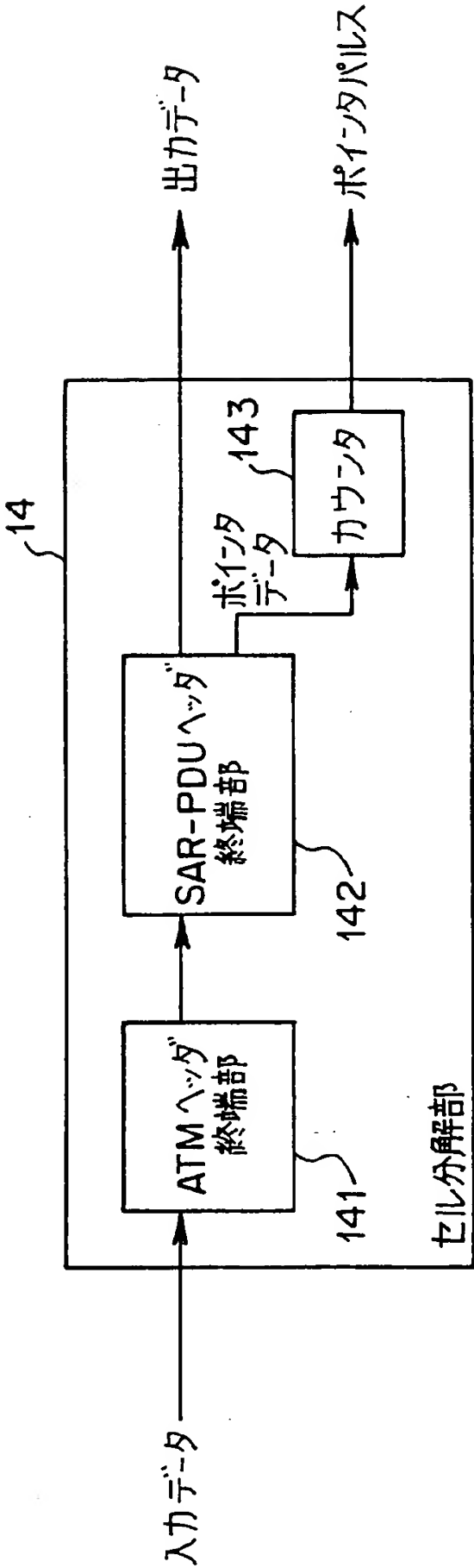


図 8

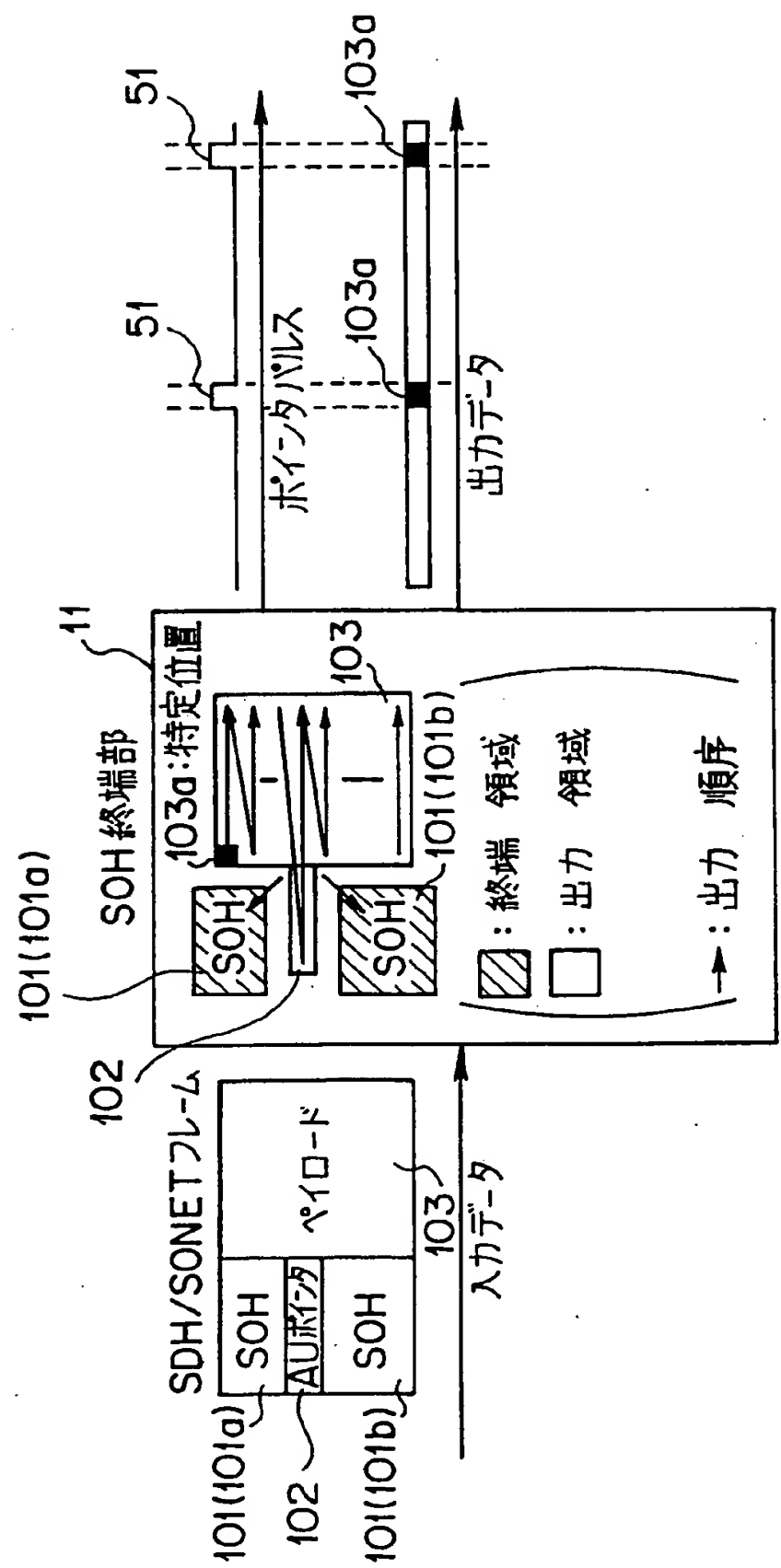


図 9

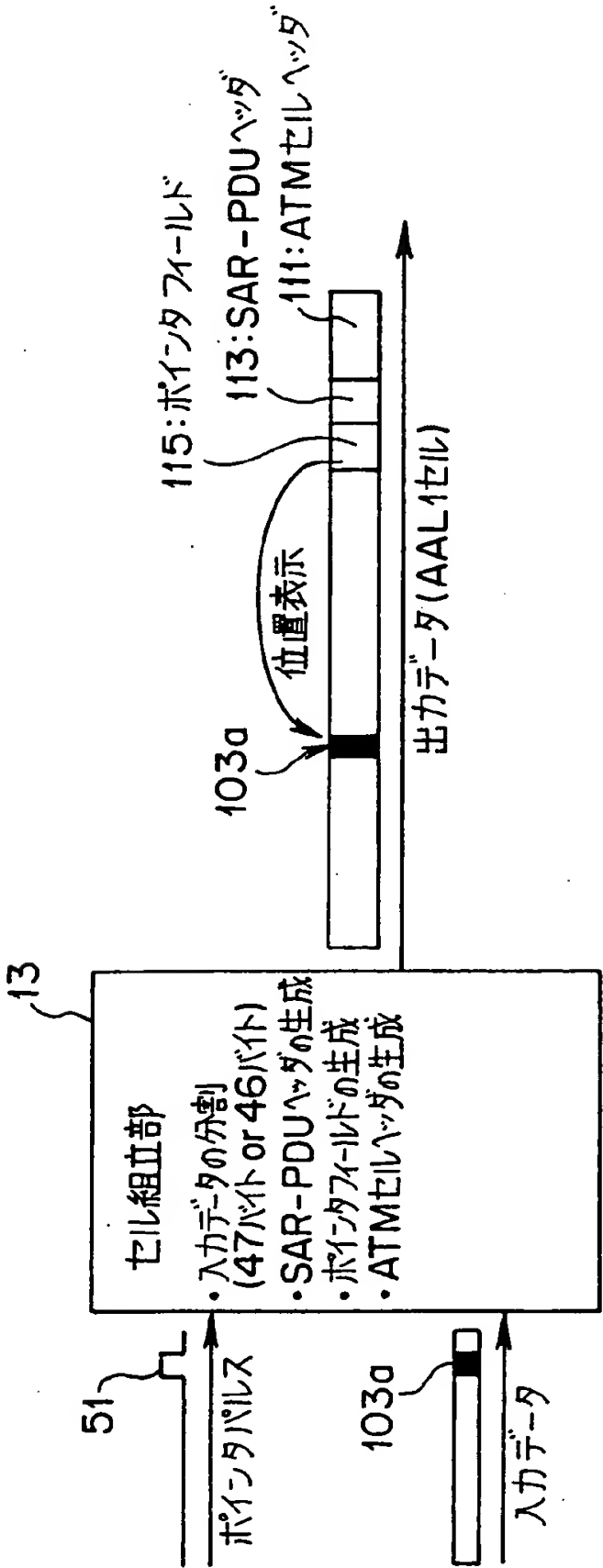


図 10

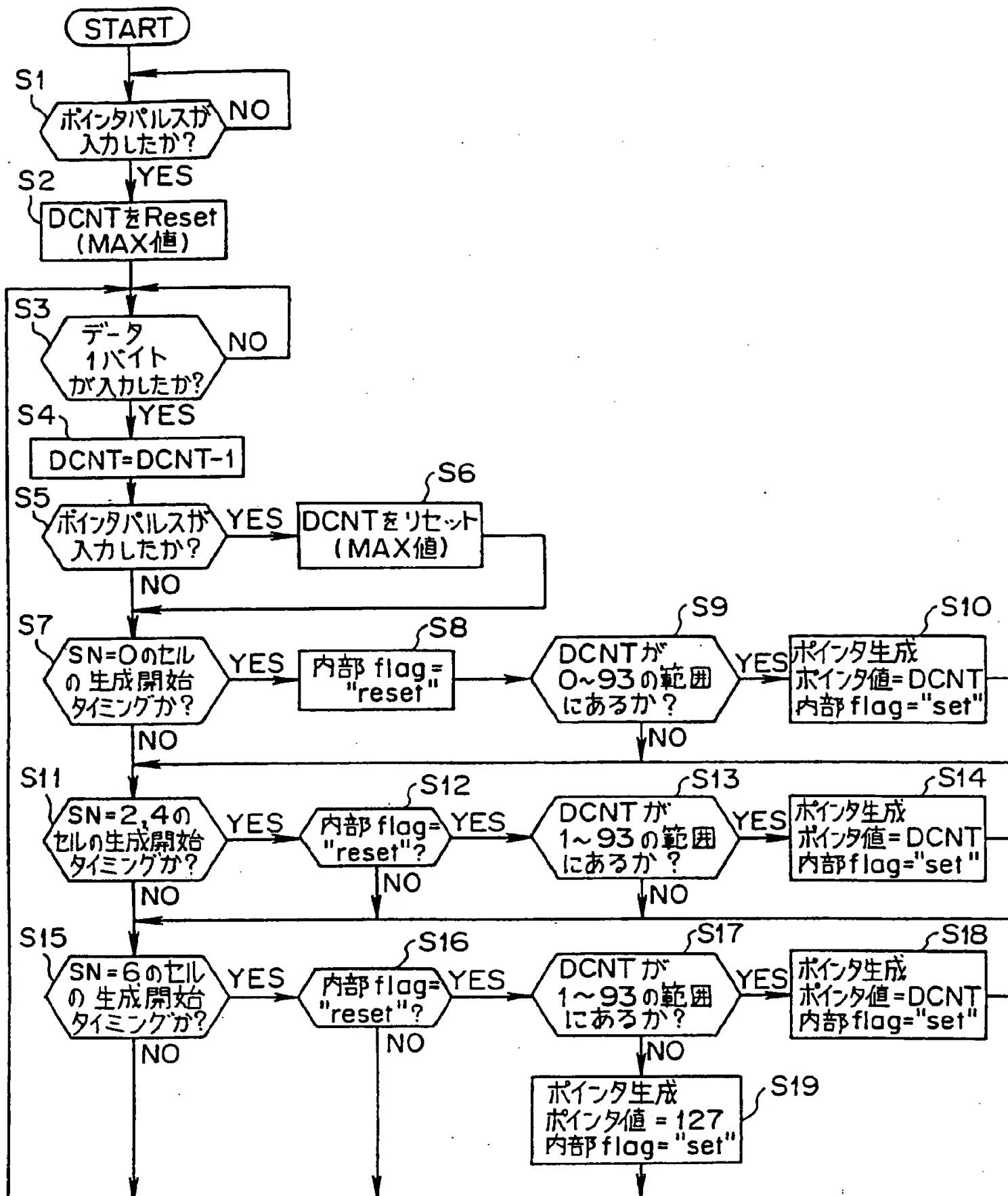


図 11

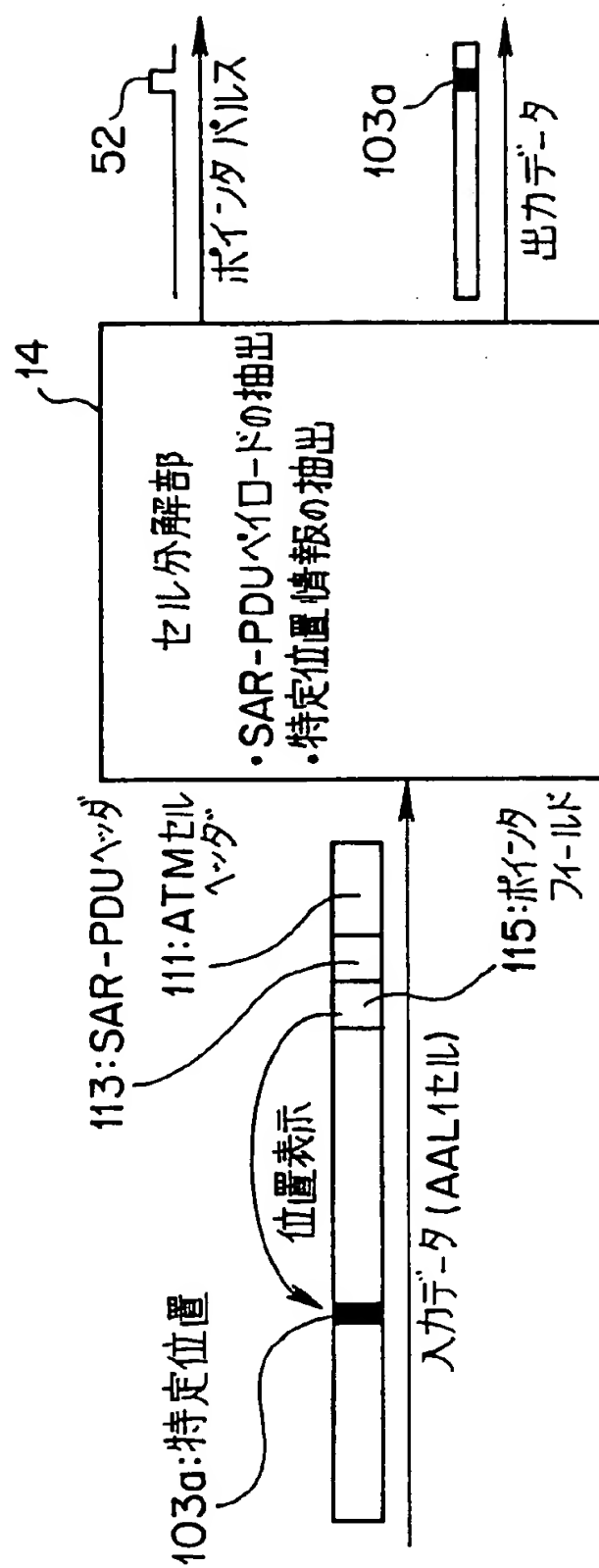


図 12

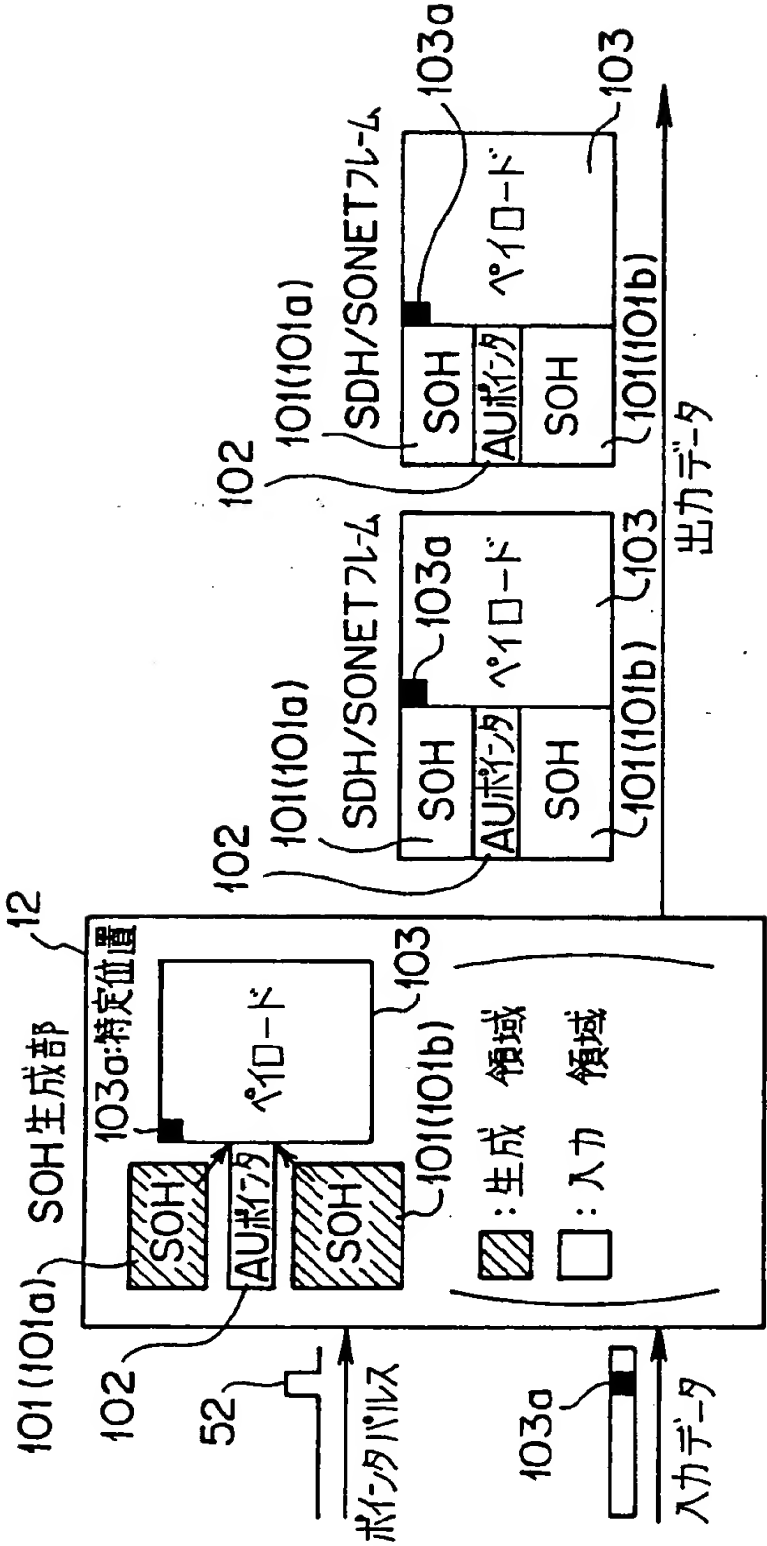


図 13

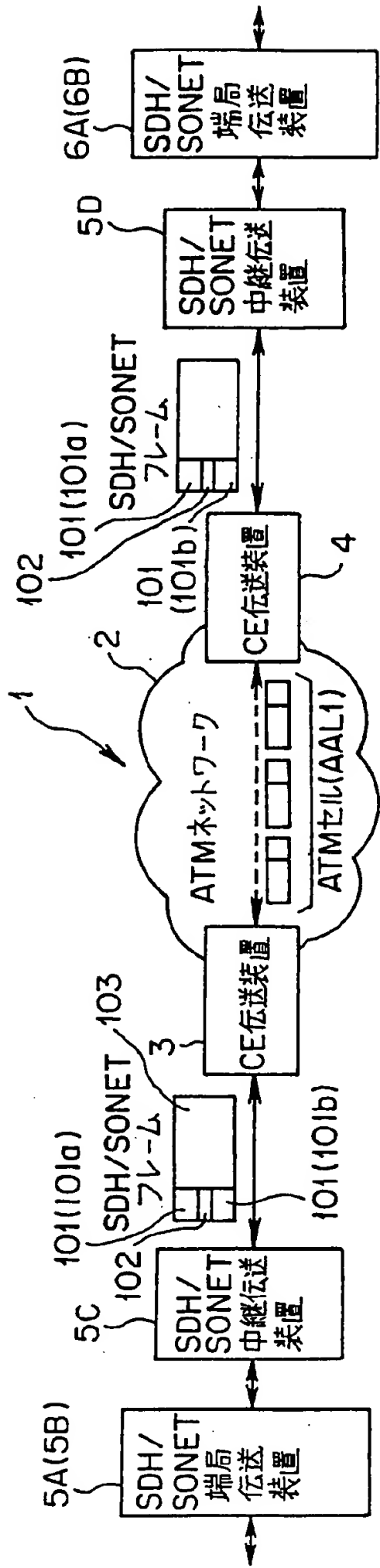




図 14

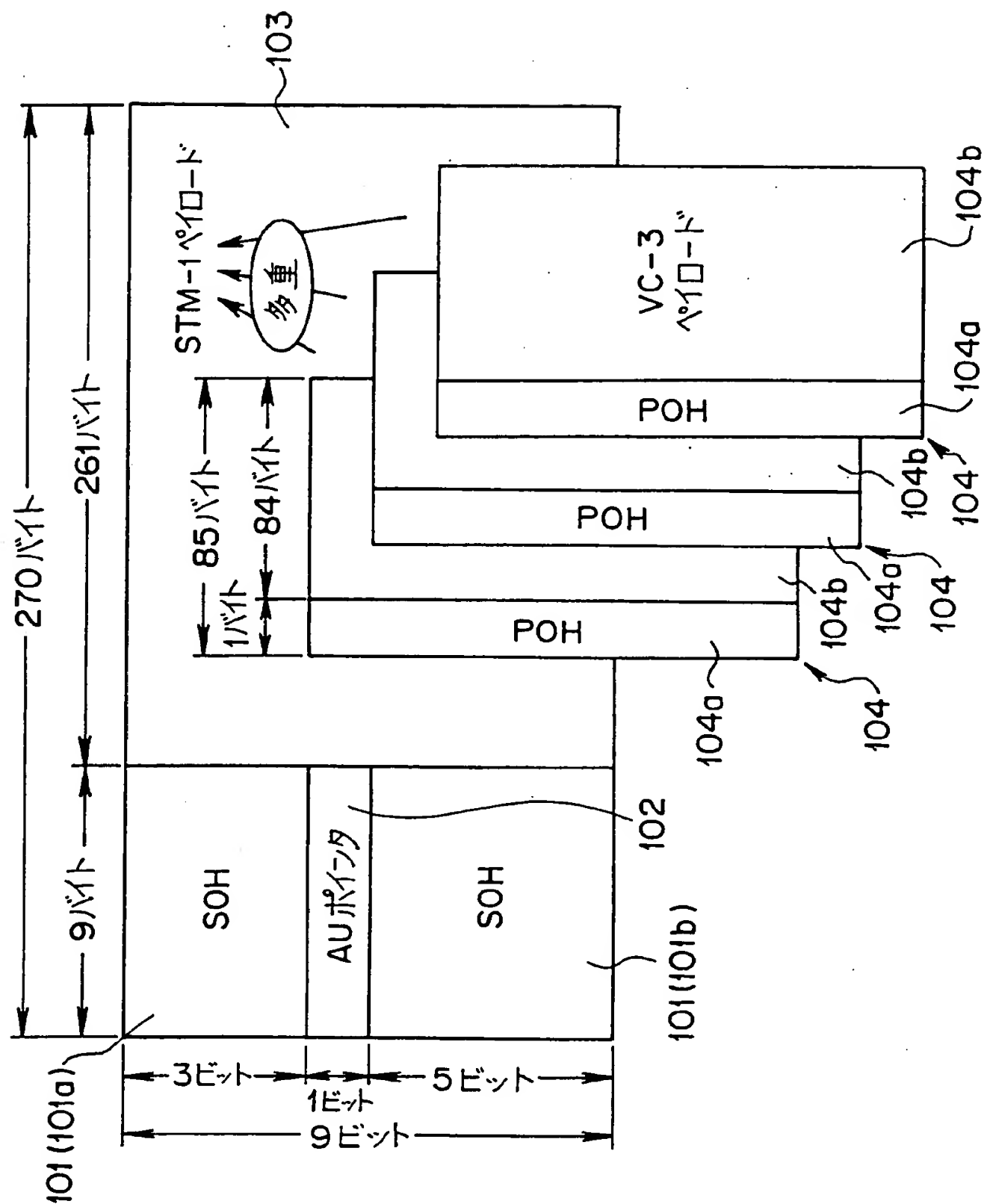


図 15

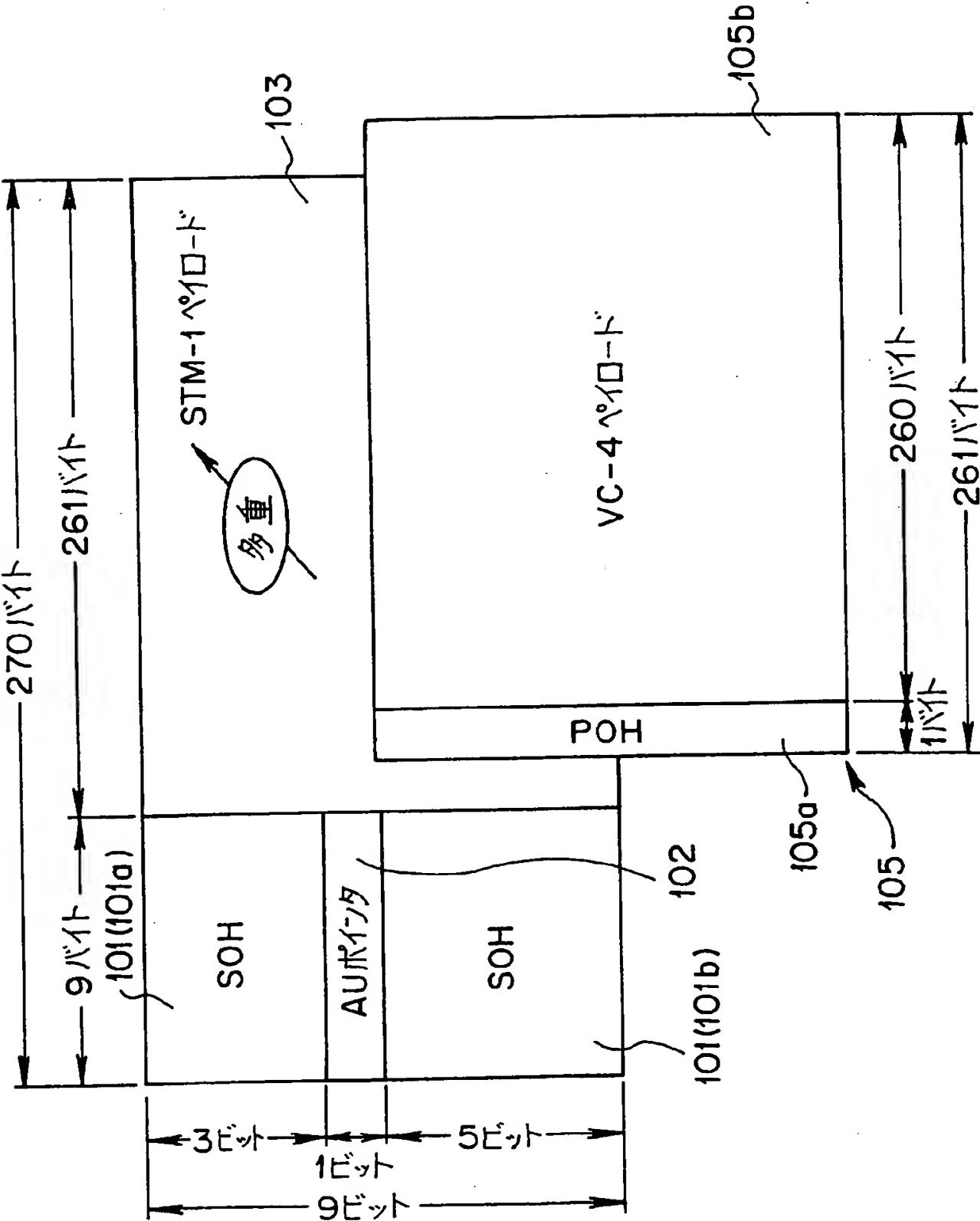


図 16

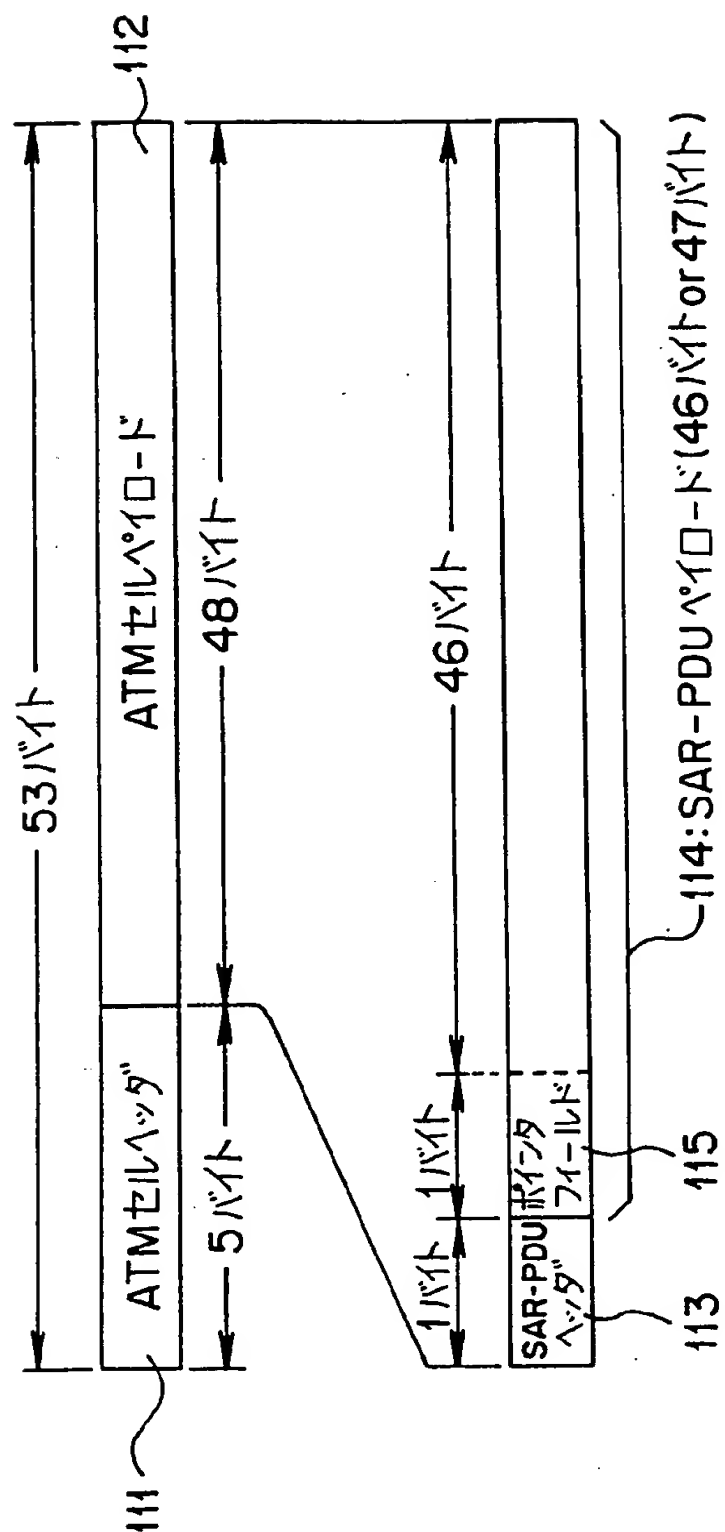


図 17

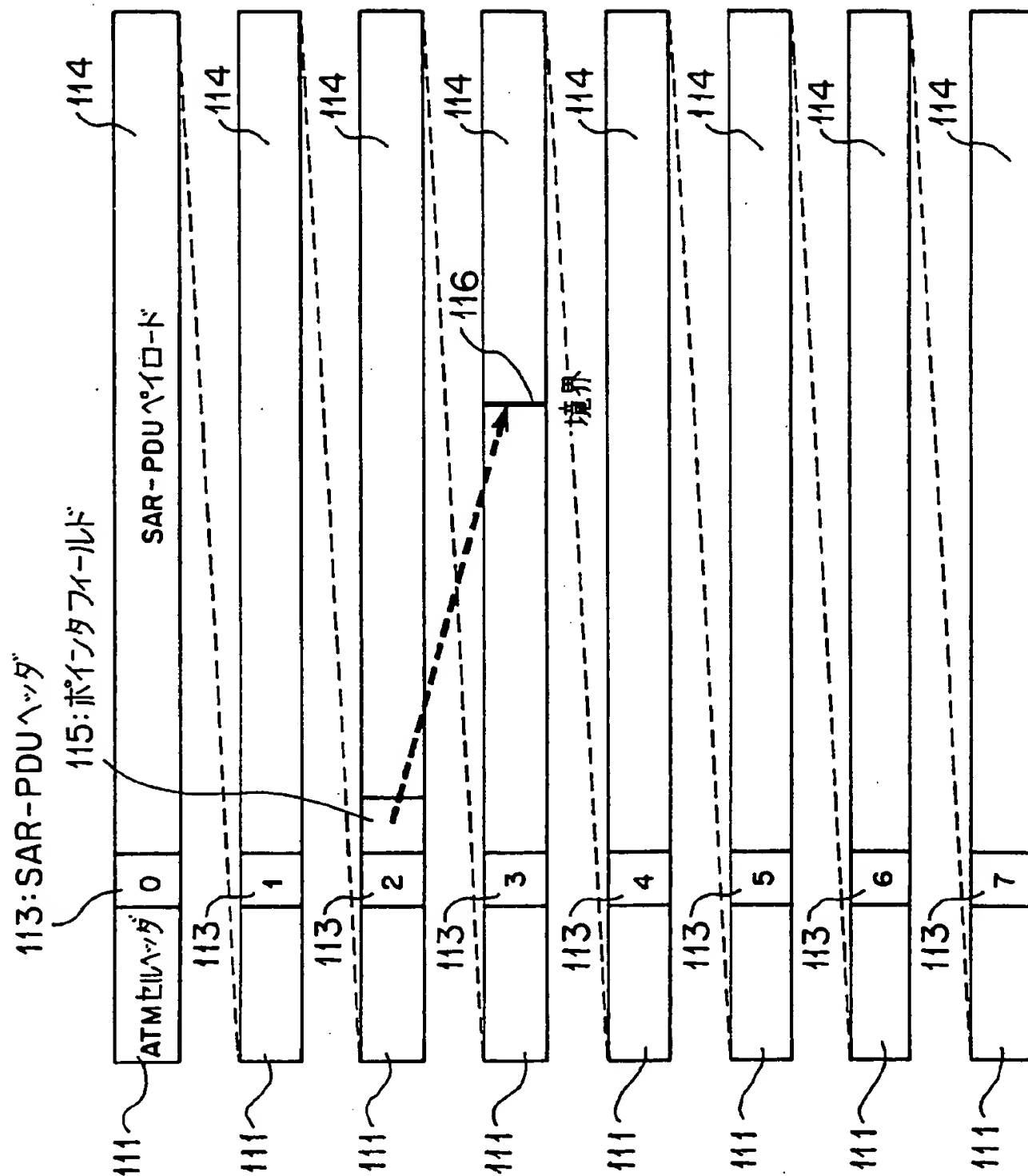
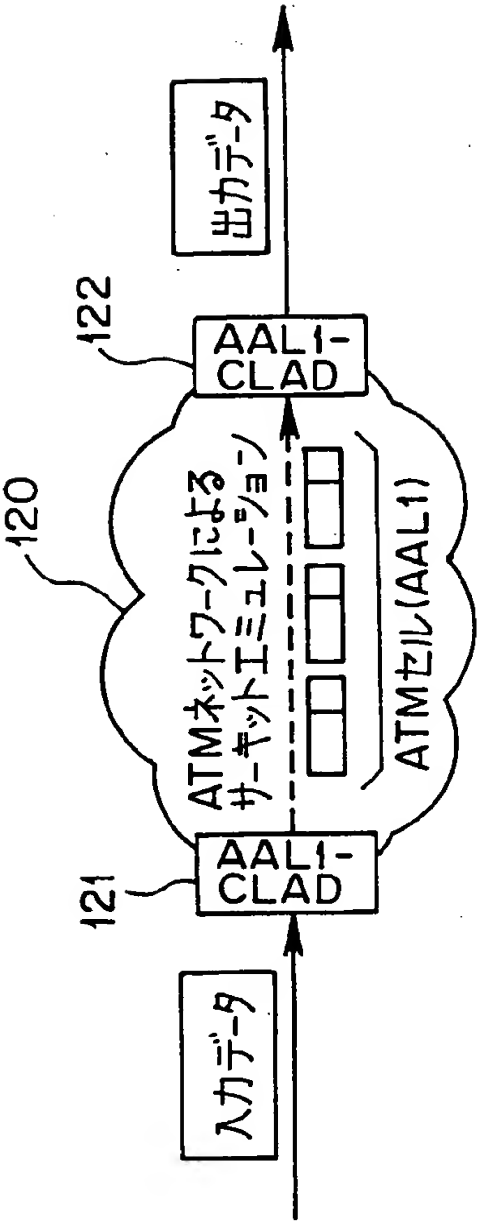


図 18



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/05017

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>6</sup> H04L12/28, H04J3/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>6</sup> H04L12/28, H04J3/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-1999  
Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)  
JICST FILE (JOIS)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 6-97955, A (Nippon Telegr. & Teleph. Corp. <NTT>), 08 April, 1994 (08.04.94), Figs. 2, 3, 6 (Family: none)	1-15
X	Transaction B-1 of the Institute of Electronics, Information and Communication Engineers, VOL.76, NO.2 pp.150-161 (25.02.93)	1-15

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:  
"A" document defining the general state of the art which is not  
considered to be of particular relevance  
"E" earlier document but published on or after the international filing  
date  
"L" document which may throw doubts on priority claim(s) or which is  
cited to establish the publication date of another citation or other  
special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other  
means  
"P" document published prior to the international filing date but later  
than the priority date claimed

"T" later document published after the international filing date or  
priority date and not in conflict with the application but cited to  
understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be  
considered novel or cannot be considered to involve an inventive  
step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be  
considered to involve an inventive step when the document is  
combined with one or more other such documents, such  
combination being obvious to a person skilled in the art  
"&" document member of the same patent family

Date of the actual completion of the international search  
26 November, 1999 (26.11.99)

Date of mailing of the international search report  
07 December, 1999 (07.12.99)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## 国際調査報告

国際出願番号 PCT/JP99/05017

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. CL<sup>6</sup> H04L12/28, H04J3/00

B. 調査を行った分野  
調査を行った最小限資料 (国際特許分類 (IPC))  
Int. CL<sup>6</sup> H04L12/28, H04J3/00

最小限資料以外の資料で調査を行った分野に含まれるもの  
日本国実用新案公報 1922-1996年  
日本国公開実用新案公報 1971-1999年  
日本国登録実用新案公報 1994-1999年  
日本国実用新案登録公報 1996-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)  
JICSTファイル (JOIS)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 6-97955, A (日本電信電話株式会社) 8. 4月. 1994 (08. 04. 94) 第2, 3, 6図 (ファミリーなし)	1-15
X	電子情報通信学会学会論文誌B-1, VOL. 76, NO. 2 第150-161頁, (25. 02. 93)	1-15

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日  
26. 11. 99

国際調査報告の発送日 07.12.99

国際調査機関の名称及びあて先  
日本国特許庁 (ISA/JP)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
中木 努

5X 9299

電話番号 03-3581-1101 内線 3596